



南京观海微电子有限公司
GoHi Microelectronics Co., Ltd.

GH7005-01
Application Note

2024.05

目录

1.POWER	1
1.1 Power Mode 选择	1
1.1.1 PM[1:0]=11 (3 Power Mode)	1
1.1.2 PM[1:0]=00 (5 Power Mode)	2
1.1.4 PM[1:0]=10 (2 Power Mode PMIC GH6121AC)	3
1.2 Power On 时序	4
1.2.1 3 power mode power on sequence—DSI :	4
1.2.2 3 power mode power on sequence—LVDS, RGB:	5
1.2.3 5 power mode power on sequence—DSI:	5
1.2.4 5 power mode power on sequence—LVDS, RGB:	6
1.2.5 2 power mode power on sequence—DSI:	6
1.2.6 2 power mode power on sequence—LVDS, RGB:	7
1.3 Power Off 时序	8
1.3.1 3 power mode power off sequence—DSI:	8
1.3.2 3 power mode power off sequence—LVDS, RGB:	9
1.3.3 5 power mode power off sequence—DSI:	10
1.3.4 5 power mode power off sequence—LVDS, RGB:	11
1.3.5 2 power mode power off sequence—DSI:	12
1.3.6 2 power mode power off sequence—LVDS, RGB:	12
2. 高速 lane 顺序选择	13
2.1 MIPI 接口通道选择	13
2.2 LVDS 接口通道选择	14
3. 输入 pin 定义	15
4.OTP 功能介绍	21
4.1 OTP 烧录寄存器控制	21
4.2 OTP 烧录是否成功查看	23
4.3 OTP 代码示例:	23
4.3 独烧录 VCOM 方法:	24
5. 寄存器说明	25
5.1 常用寄存器列表	25
5.1.1 Page0 常用寄存器列表:	25
5.1.2 Page1 常用寄存器列表:	25
5.1.3 Page2 常用寄存器列表:	26
5.1.4 Page4 常用寄存器列表:	27
5.1.5 Page5 常用寄存器列表:	28
5.1.6 Page6 常用寄存器列表:	30

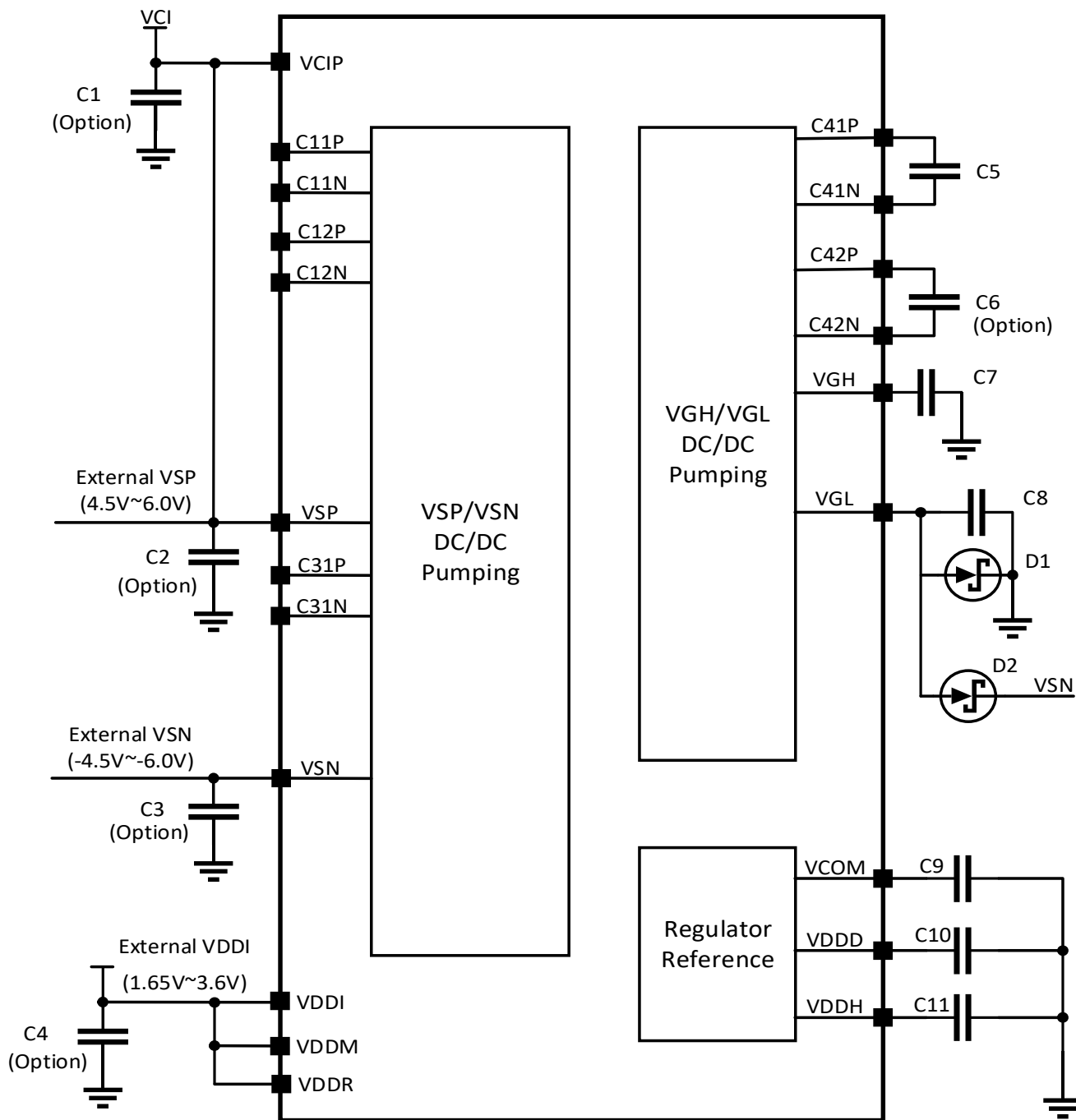
5.1.7 Page7 常用寄存器列表:	31
5.1.8 Pageb 常用寄存器列表:	33
5.2 寄存器基本功能说明.....	33
5.2.1Page1 部分寄存器功能说明.....	35
5.2.2Page2 部分寄存器功能说明.....	38
5.2.3Page4 部分寄存器功能说明.....	40
5.2.4 Page5 部分寄存器功能说明	43
5.2.5 Page6 部分寄存器功能说明	46
5.2.6 Page7 GIP 输出 pad 信号选择 寄存器说明	47
5.2.7 Page B, 常用 ID 设置寄存器功能说明:.....	48
6.参考电路&初始化.....	49
6.1 总参考电路.....	49
6.2 BOE3.96" PV040HDE-N11-1QP0(1280 RGBX720).....	50
7.Reversion History	51

1.POWER

1.1 Power Mode 选择

1.1.1 PM[1:0]=11 (3 Power Mode)

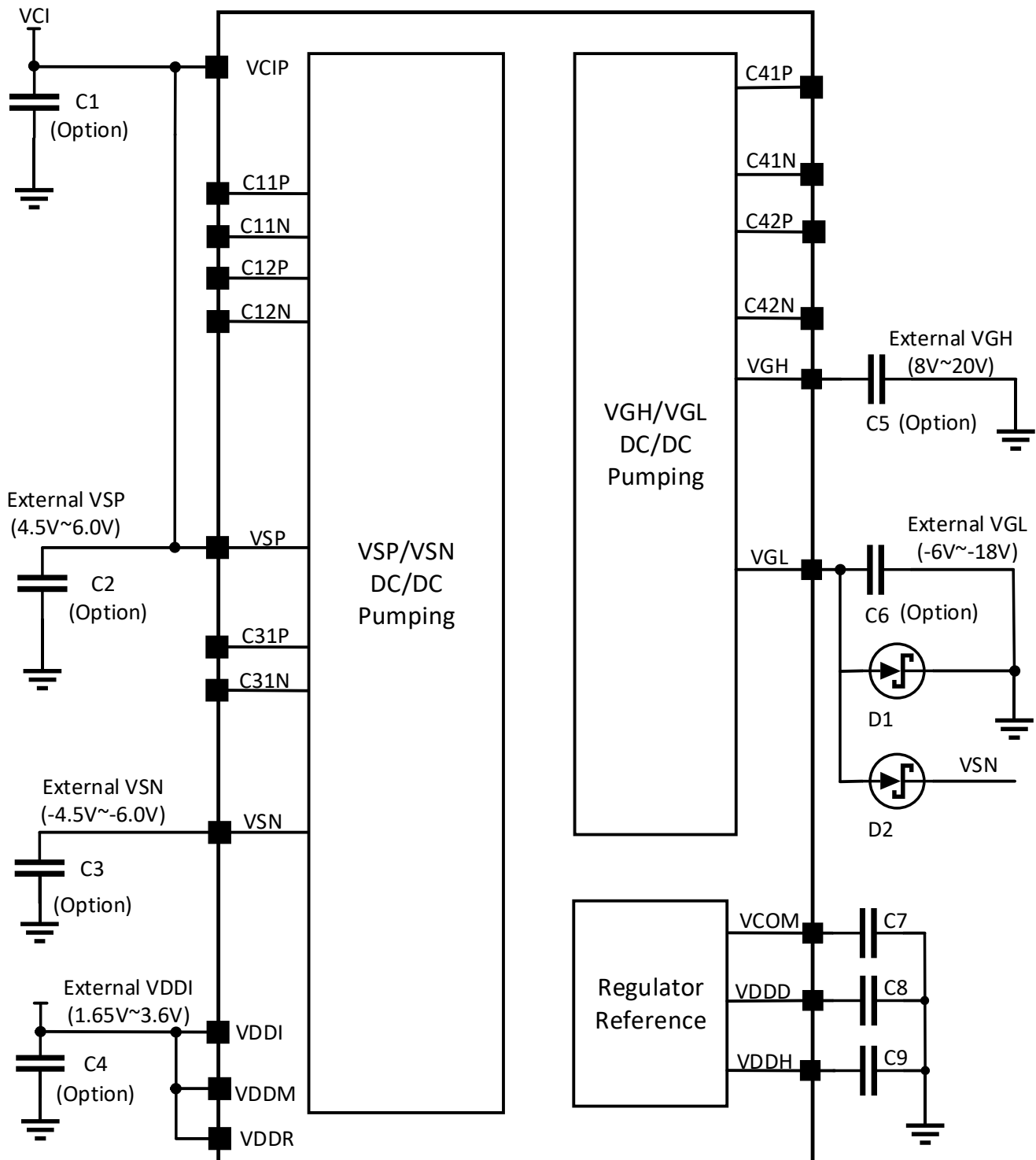
- EXT Power: VSP, VSN, VDDI





1.1.2 PM[1:0]=00 (5 Power Mode)

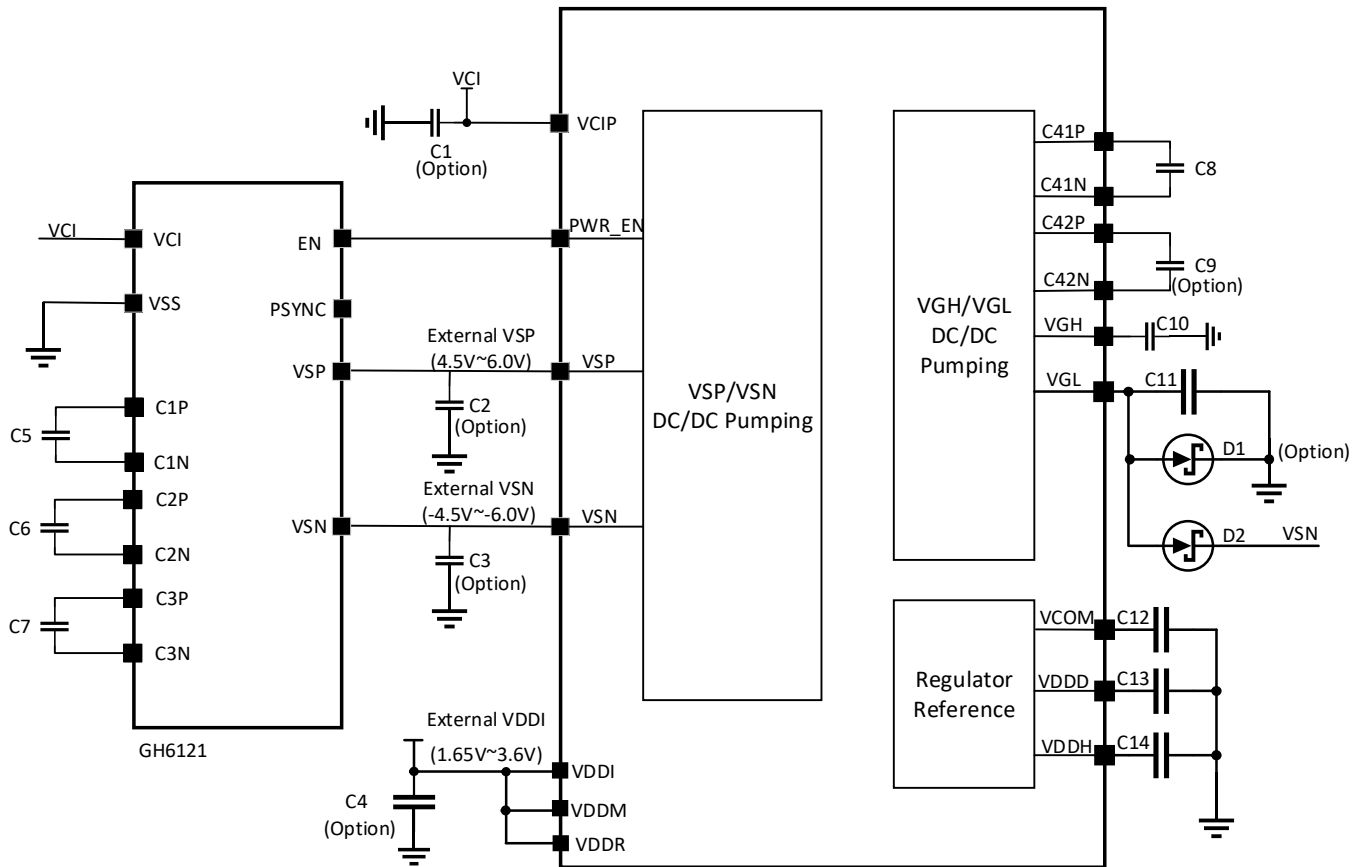
- EXT Power: VDDI, VSP, VSN, VGH, VGL





1.1.4 PM[1:0]=10 (2 Power Mode PM IC GH6121AC)

- 外部输入 Power: Power IC, VDDI, VCI



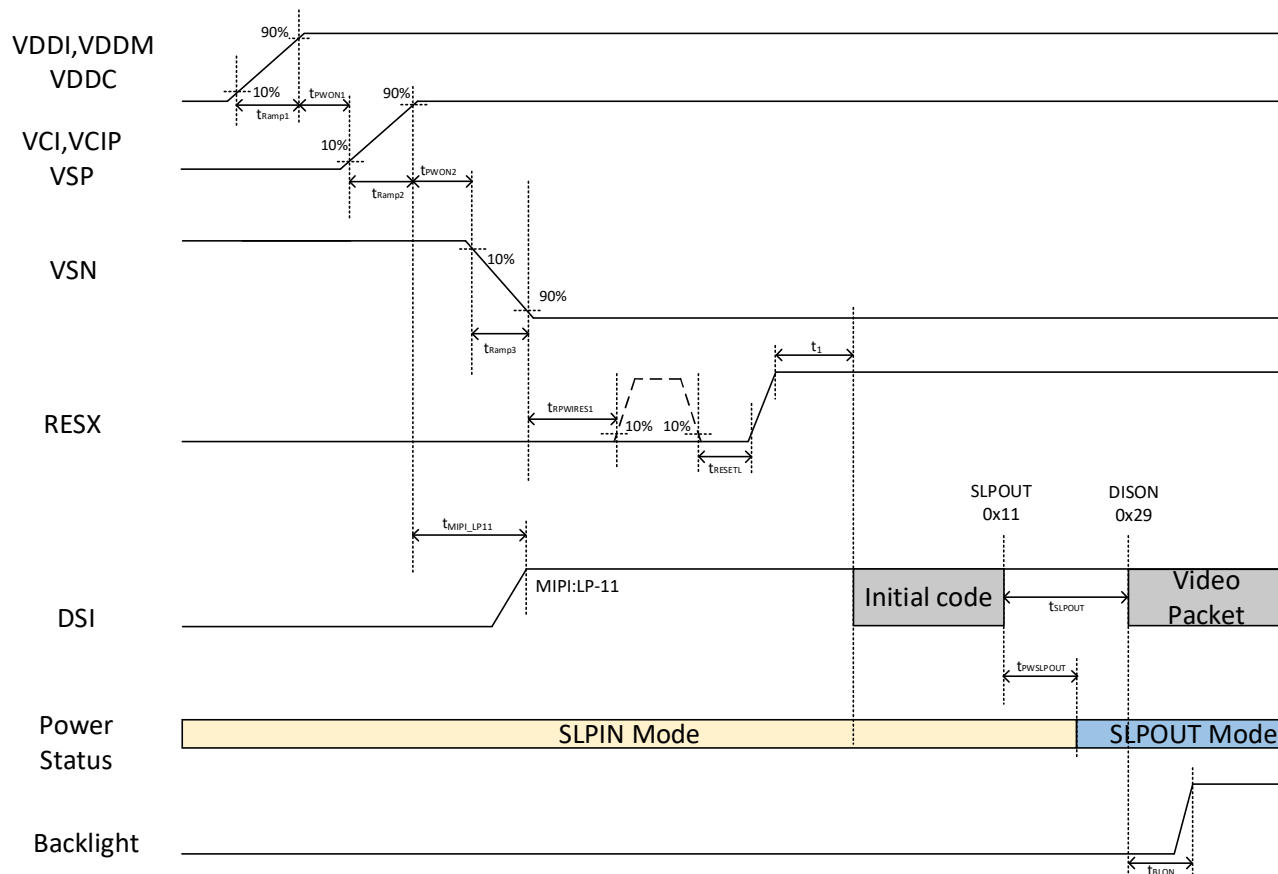


1.2 Power On 时序

1.2.1 3 power mode power on sequence – DSI :

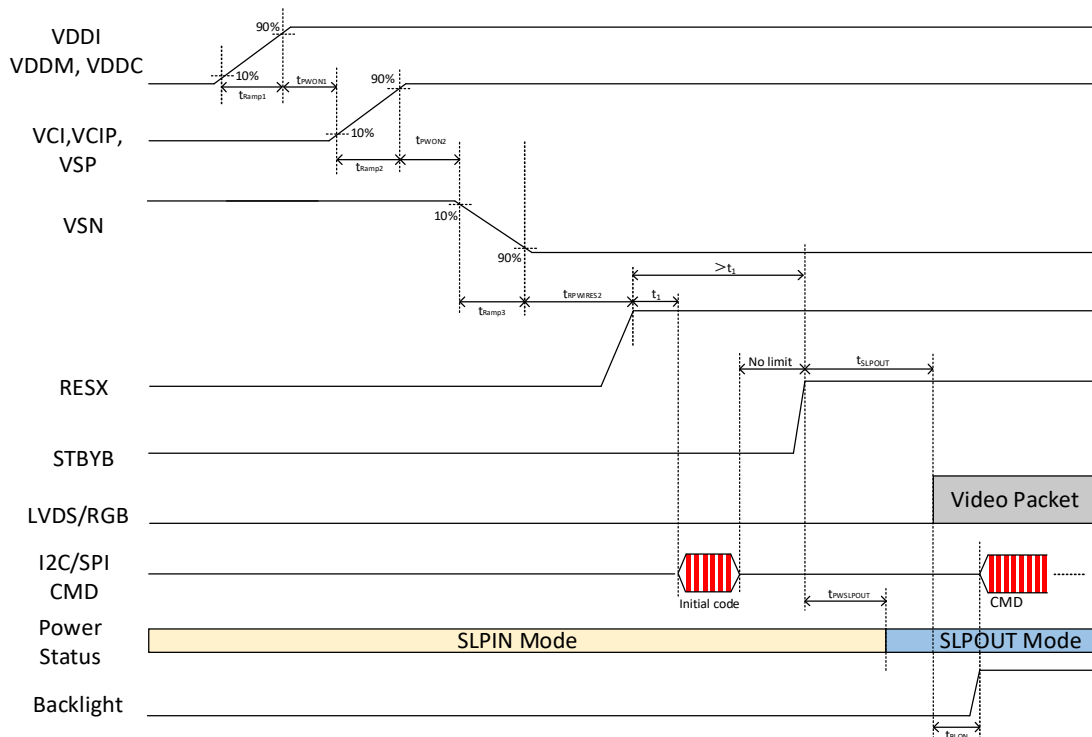
- External VDDI, VSP, VSN Power.

- VDDI=VDDM=VDDC= 1.8V ~3.3V, VCI=VCIP=VSP= 4.5V~6.0V, VSN= -4.5V ~ -6.0V.



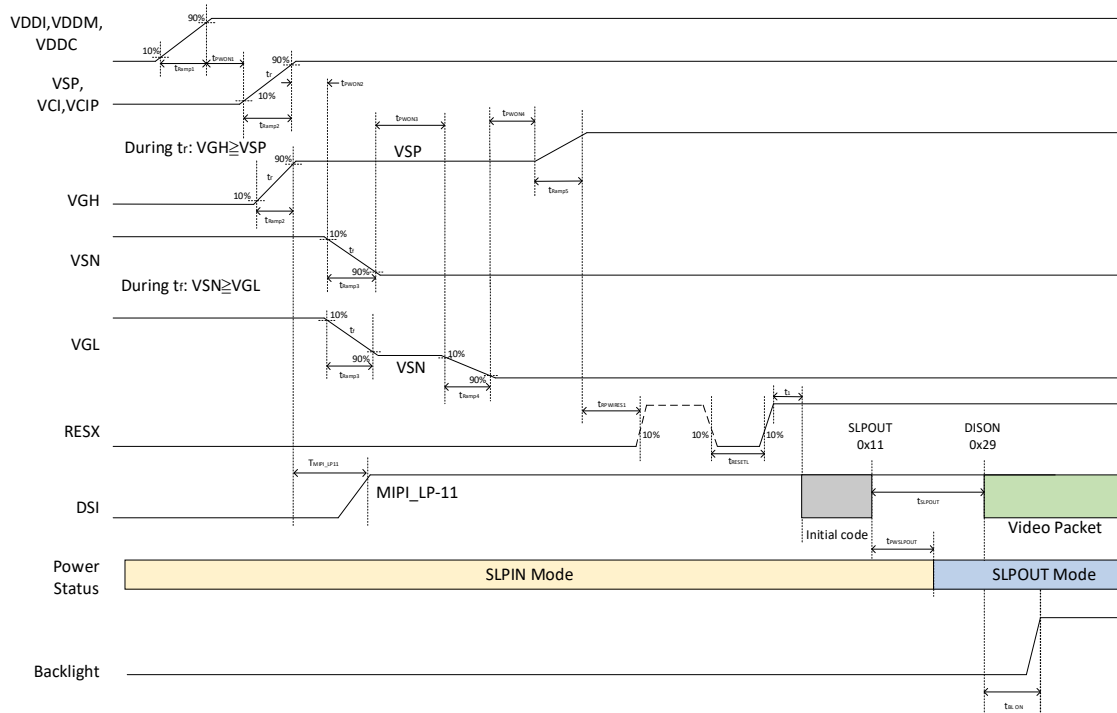


1.2.2 3 power mode power on sequence – LVDS, RGB:



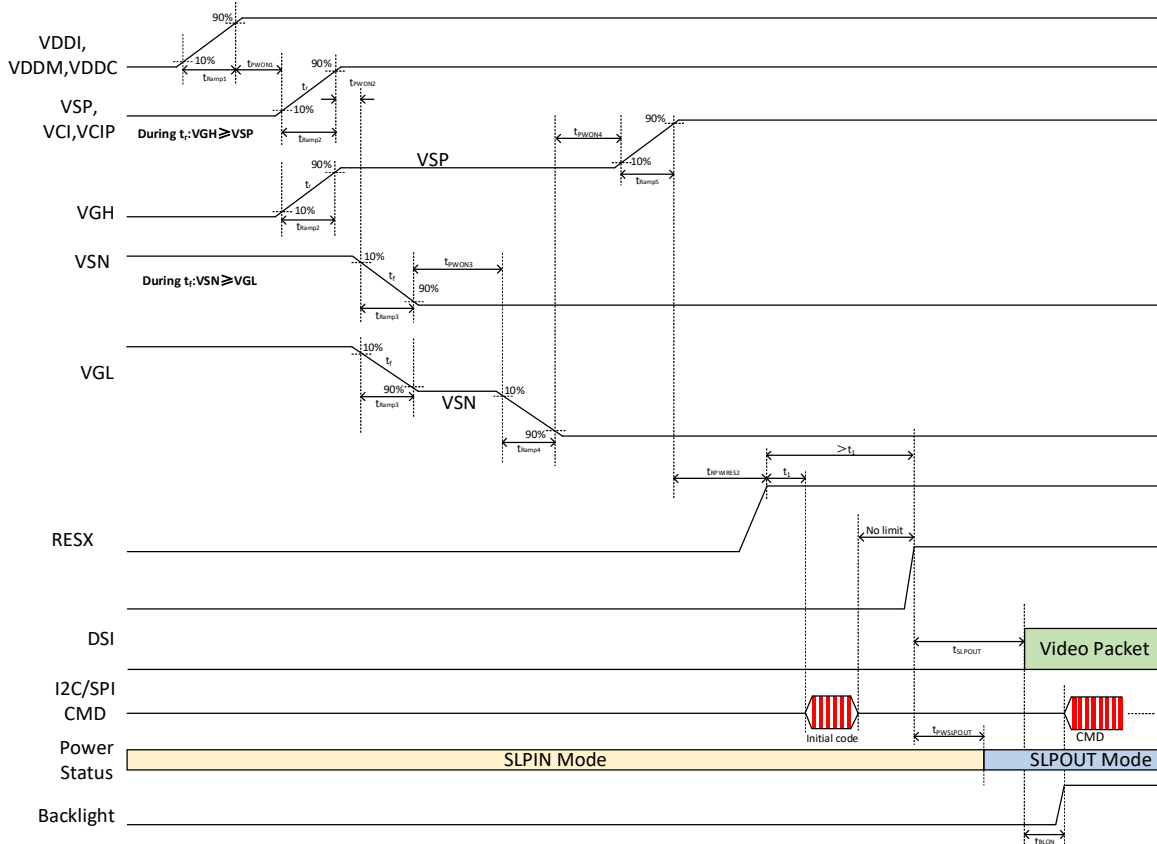
1.2.3 5 power mode power on sequence – DSI:

- External VDDI, VSP, VSN, VGH, VGL
- VDDI=VDDM=VDDC=1.8~3.3V, VCI=VCIP=VSP=4.5~6.0V, VSN=4.5~6.0V.
- VGH=8~20V, VGL= -6~-18V ($VGH + |VGL| < 30V$).



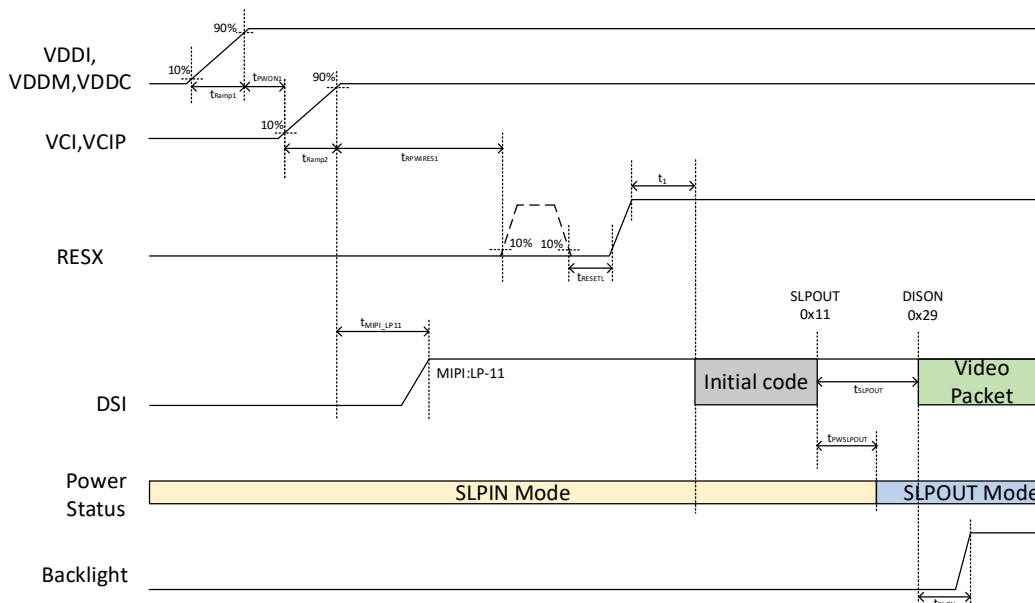


1.2.4 5 power mode power on sequence – LVDS, RGB:

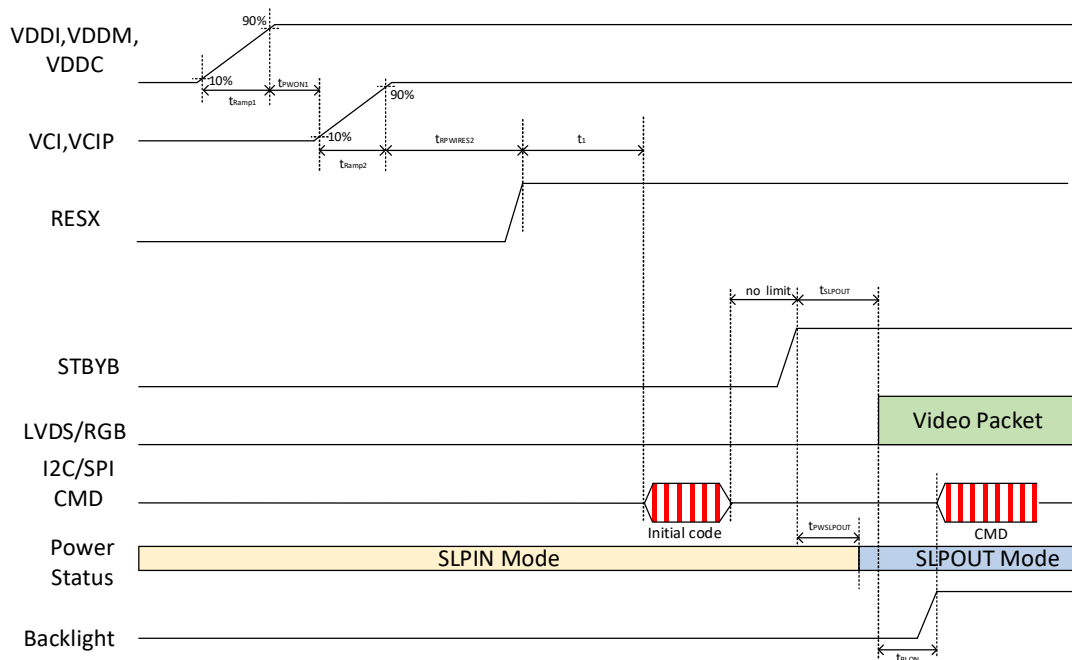


1.2.5 2 power mode power on sequence – DSI:

- Internal DC/DC power mode - Charge Pump.
- VDDI=VDDM=VDDC=1.8~3.3V, VCI=VCIP=2.5~3.3V



1.2.6 2 power mode power on sequence – LVDS, RGB:



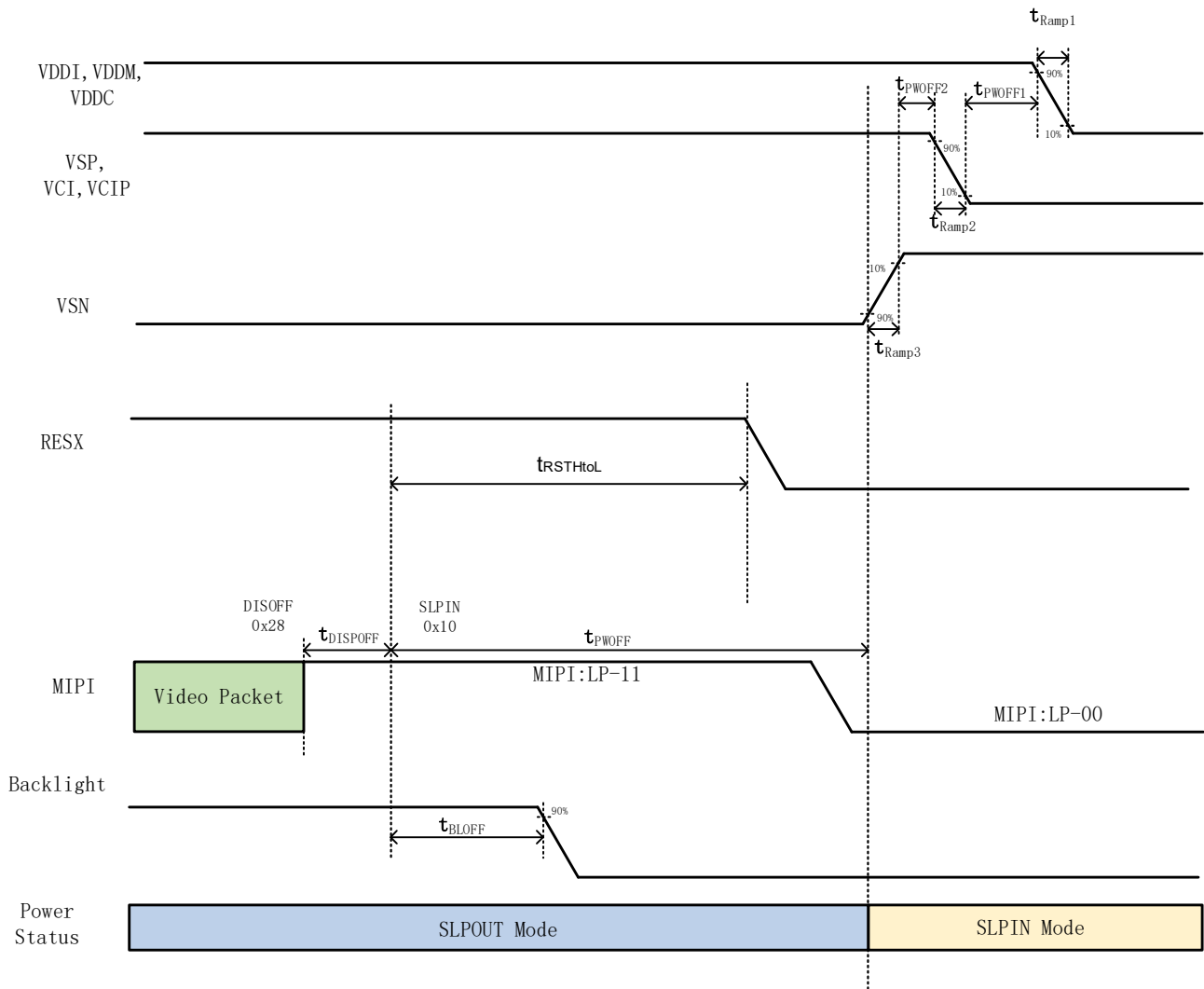


1.3 Power Off 时序

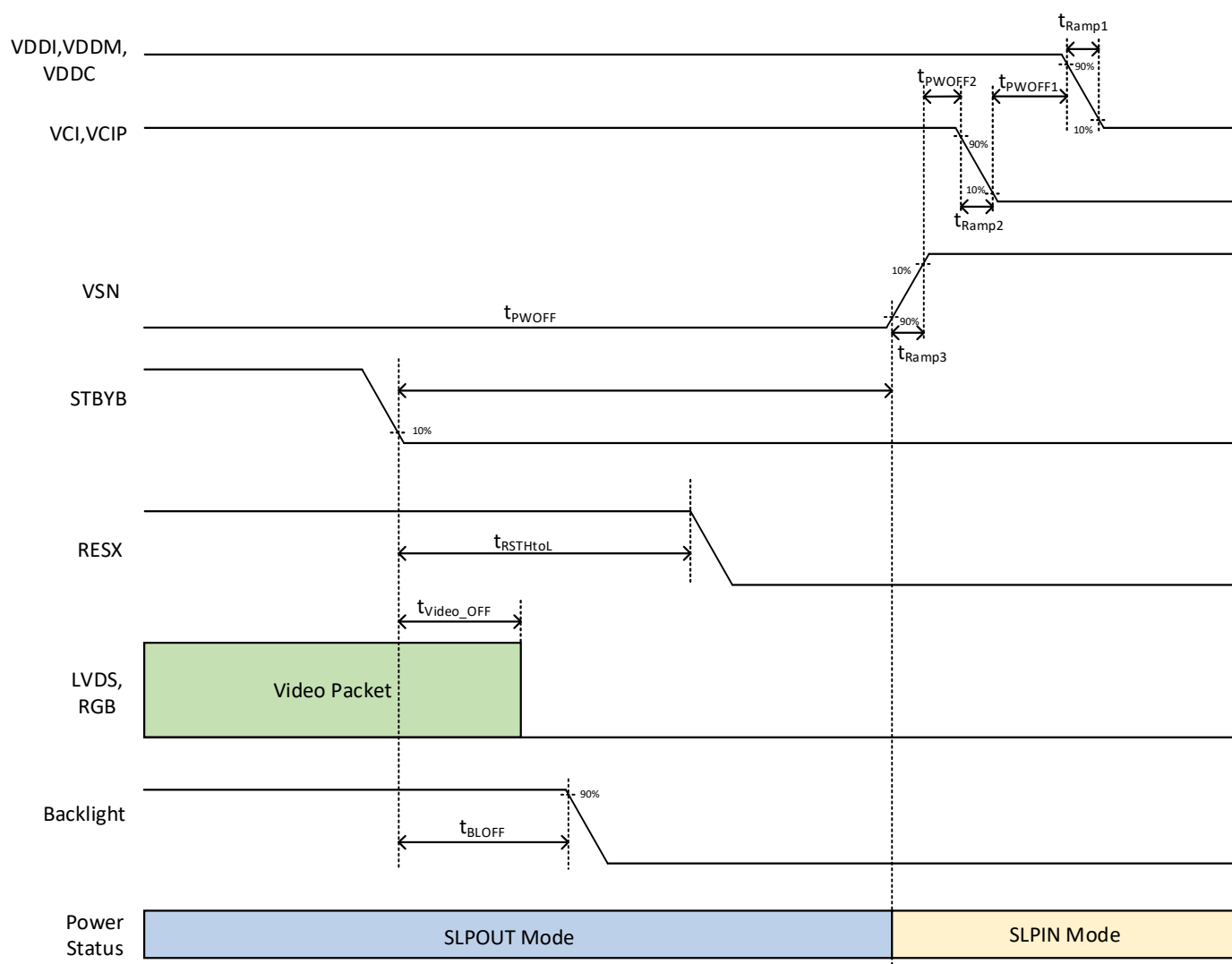
1.3.1 3 power mode power off sequence – DSI:

- External VDDI, VSP, VSN Power:

- VDDI=VDDM=VDDC=1.8~3.3V, VCI=VCIP=VSP=4.5~6.0V, VSN=4.5~6.0V.



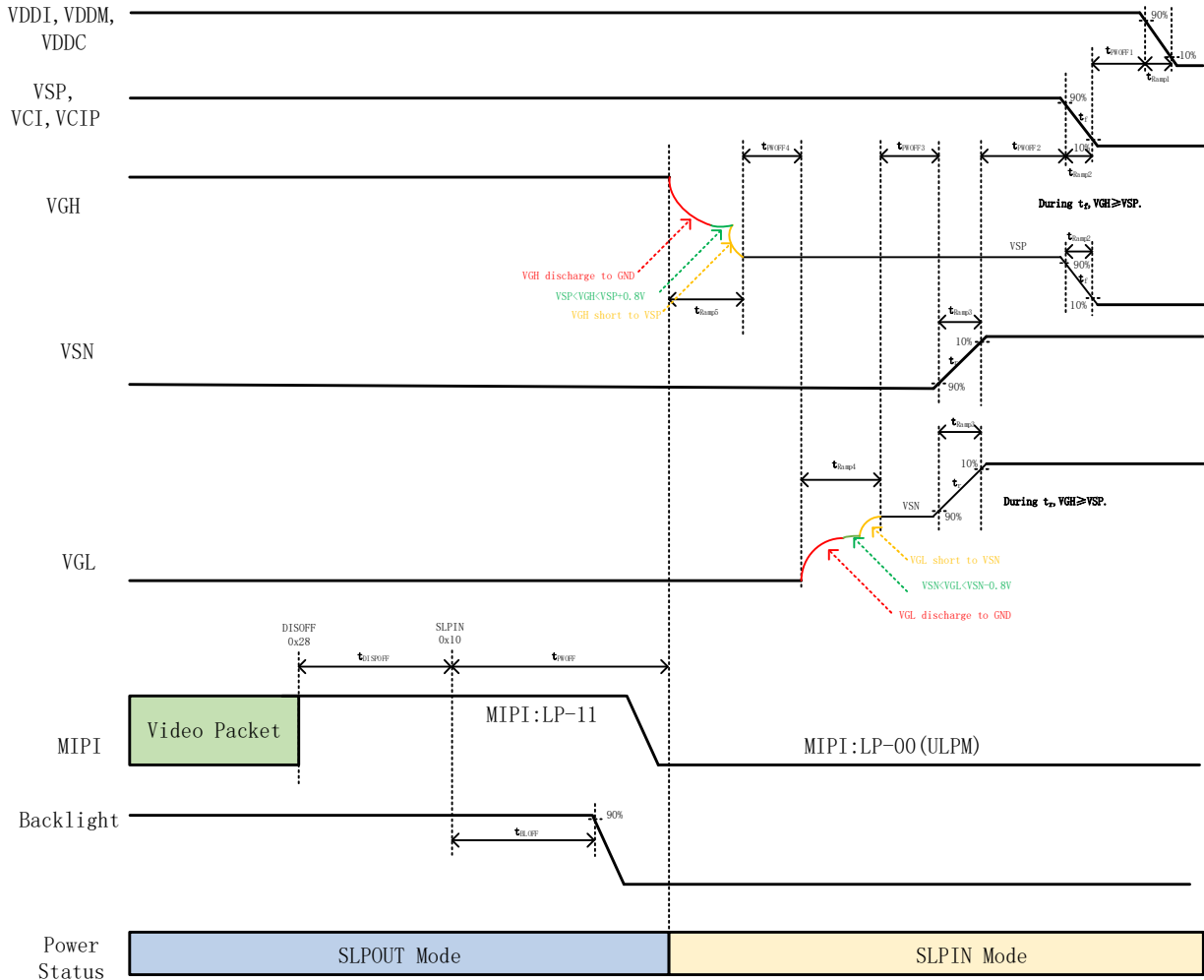
1.3.2 3 power mode power off sequence – LVDS, RGB:



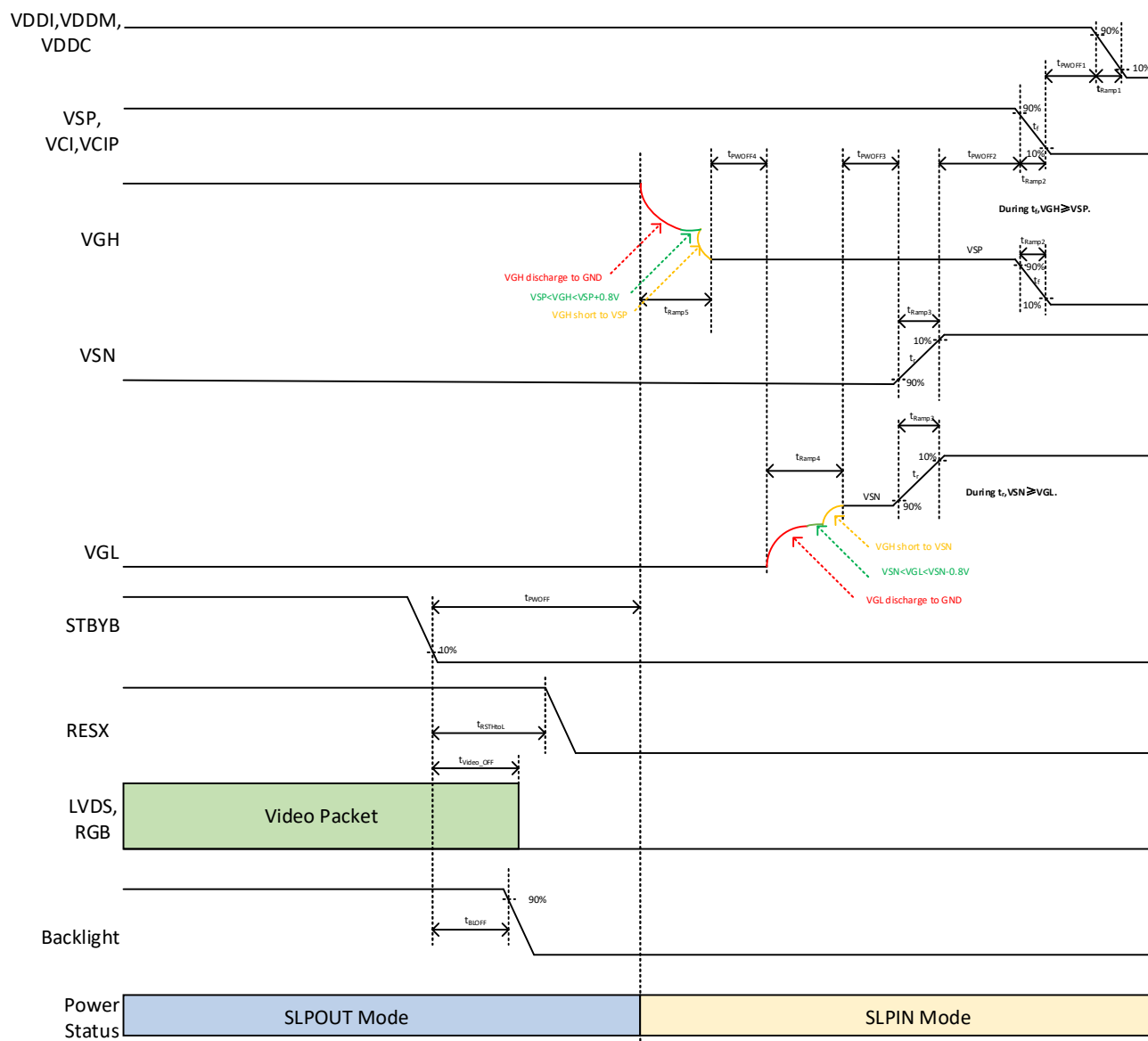


1.3.3 5 power mode power off sequence – DSI:

- External VDDI, VSP, VSN, VGH, VGL
- $VDDI=VDDM=VDDC=1.8\sim 3.3V$, $VCI=VCIP=VSP=4.5\sim 6.0V$, $VSN=4.5\sim 6.0V$.
- $VGH=8\sim 20V$, $VGL=-6\sim -18V$ ($VGH+|VGL|<30V$).



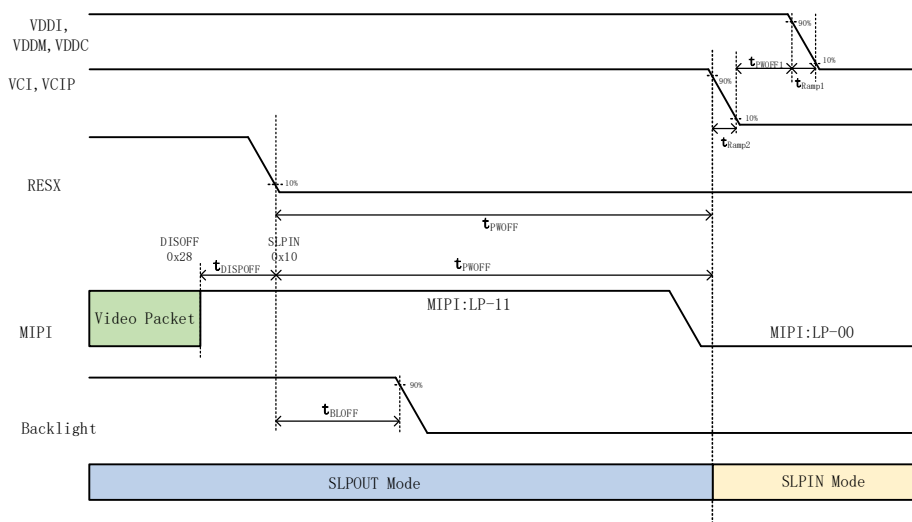
1.3.4 5 power mode power off sequence – LVDS, RGB:



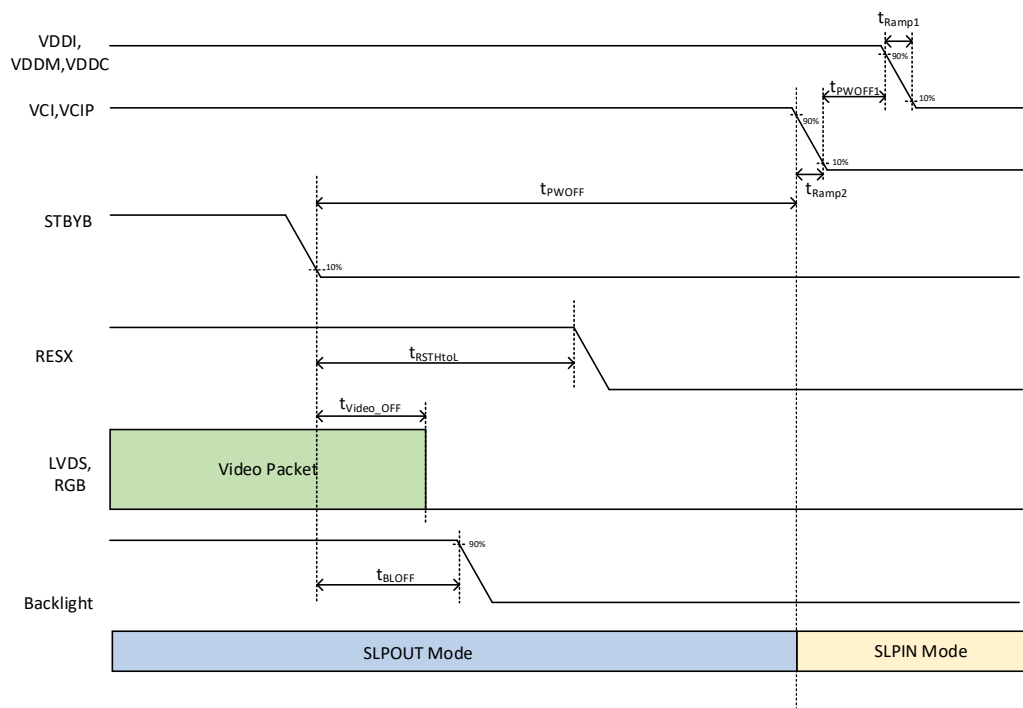


1.3.5 2 power mode power off sequence – DSI:

- Internal DC/DC power mode - Charge Pump.
- VDDI=VDDM=VDDC=1.8~3.3V, VCI=VCIP=2.5~3.3V



1.3.6 2 power mode power off sequence – LVDS, RGB:





2. 高速 lane 顺序选择

2.1 MIPI 接口通道选择

DSW<1:0>	PSW	DP0	DN0	DP1	DN1	DPC	DNC	DP2	DN2	DP3	DN3
00	0	D3+	D3-	D2+	D2-	CK+	CK-	D1+	D1-	D0+	D0-
	1	D3-	D3+	D2-	D2+	CK-	CK+	D1-	D1+	D0-	D0+
01	0	D0+	D0-	D1+	D1-	CK+	CK-	D2+	D2-	D3+	D3-
	1	D0-	D0+	D1-	D1+	CK-	CK+	D2-	D2+	D3-	D3+
10	0	D2+	D2-	D1+	D1-	CK+	CK-	D0+	D0-	D3+	D3-
	1	D2-	D2+	D1-	D1+	CK-	CK+	D0-	D0+	D3-	D3+
11	0	D3+	D3-	D0+	D0-	CK+	CK-	D1+	D1-	D2+	D2-
	1	D3-	D3+	D0-	D0+	CK-	CK+	D1-	D1+	D2-	D2+



2.2 LVDS 接口通道选择

DSW<1:0>	PSW	DP0	DN0	DP1	DN1	DPC	DNC	DP2	DN2	DP3	DN3
00	0	D3+	D3-	D2+	D2-	D1+	D1-	D0+	D0-	CK+	CK-
	1	D3-	D3+	D2-	D2+	D1-	D1+	D0-	D0+	CK-	CK+
01	0	CK+	CK-	D0+	D0-	D1+	D1-	D2+	D2-	D3+	D3-
	1	CK-	CK+	D0-	D0+	D1-	D1+	D2-	D2+	D3-	D3+
10	0	D3+	D3-	D2+	D2-	CK+	CK-	D1+	D1-	D0+	D0-
	1	D3-	D3+	D2-	D2+	CK-	CK+	D1-	D1+	D0-	D0+
11	0	D0+	D0-	D1+	D1-	CK+	CK-	D2+	D2-	D3+	D3-
	1	D0-	D0+	D1-	D1+	CK-	CK+	D2-	D2+	D3-	D3+



3.输入 pin 定义

IC Pad No.	Name	外接电路说明	Maximum Series Resistance
1	SYNC_R<0>	N/A	10
2	SYNC_R<1>	N/A	10
3	SYNC_R<2>	N/A	10
4	SYNC_R<3>	N/A	10
5	SYNC_R<4>	N/A	10
6	DUMMY	N/A	N/A
7	GOUTR<1>	N/A	10
8	GOUTR<2>	N/A	10
9	GOUTR<3>	N/A	10
10	GOUTR<4>	N/A	10
11	GOUTR<5>	N/A	10
12	GOUTR<6>	N/A	10
13	GOUTR<7>	N/A	10
14	GOUTR<8>	N/A	10
15	GOUTR<9>	N/A	10
16	GOUTR<10>	N/A	10
17	GOUTR<11>	N/A	10
18	GOUTR<12>	N/A	10
19	GOUTR<13>	N/A	10
20	GOUTR<14>	N/A	10
21	GOUTR<15>	N/A	10
22	GOUTR<16>	N/A	10
23	GOUTR<17>	N/A	10
24	GOUTR<18>	N/A	10
25	GOUTR<19>	N/A	10
26	GOUTR<20>	N/A	10
27	GOUTR<21>	N/A	10
28	GOUTR<22>	N/A	10
29~31	PASS1_R	N/A	5
36~38	PASS2_R	N/A	5
39~45	VGL	-6V to -18V, 1: 加 1uF 对地的电容 2: 预留对地的二极管 3: 加对 VSN 的二极管	10
46~52	C41P	内部产生 VGH/VGL FLYING CAP, 1uF/25V	5
53~59	VGH	+8V to +20V,加 2.2uF 对 GND 的电容	10
60	T_S<4>	N/A	100



61	T_S<3>	N/A	100
62~66	C41N	内部产生 VGH/VGL FLYING CAP , 1uF /25V	5
67~73	VSN	-4.5V to -6.0V,加 2.2uF 电容到 GND	5
74~80	VSP	+4.5V to +6.0V,加 2.2uF 电容到 GND	5
81~84	VSSA	接到 GND	5
85~88	VSS	接到 GND	5
89~96	C42P	内部产生 VGH/VGL FLYING CAP , 1uF /25V	5
97~99	C42N		5
100~104	DUM	N/A	N/A
105	TSO<0>	N/A	100
106	TSO<1>	N/A	100
107	TSO<2>	N/A	100
108	TSO<3>	N/A	100
109	TSO<4>	N/A	100
110	TSO<5>	N/A	100
111	TSO<6>	N/A	100
112	TSO<7>	N/A	100
113	TSO<8>	N/A	100
114	TSO<9>	N/A	100
115	VS	RGB 接口 垂直同步信号输入 PIN	100
116	HS	RGB 接口 水平同步信号输入 PIN	100
117	DE	RGB 接口 数据使能输入 PIN	100
118	CAS	级联模式选择 PIN	100
119	VSS	接到 GND	5
120~121	ADDR<1>	I2C 设备地址选择	100
122~123	ZIGZAG	N/A	N/A
124~125	ZTYPE	N/A	N/A
126	DB<0>	RGB 接口数据输入 PIN	100
127	DB<1>		100
128	DB<2>		100
129	DB<3>		100
130	DB<4>		100
131	DB<5>		100
132	DB<6>		100
133	DB<7>	RGB 接口数据输入 PIN	100
134	DB<8>		100
135	DB<9>		100
136	DB<10>		100
137	DB<11>		100
138	DB<12>		100



139	DB<13>		100
140	DB<14>		100
141	DB<15>		100
142	DB<16>	RGB 接口 红色像素数据输入 PIN	100
143	DB<17>		100
144	DB<18>		100
145	DB<19>		100
146	DB<20>		100
147	DB<21>		100
148	DB<22>		100
149	DB<23>		100
150	CK	RGB 接口 像素时钟输入 PIN	100
151~154	RESX	RESET PIN	100
155~156	DSW<1>	高速接口 lane 顺序选择, 参考 datasheet	100
157~158	DSW<1>		100
159~160	PNSW		100
161~162	IM<1>	接口选择: IM[1:0]=00 DSI 01 LVDS 10 RGB	100
163~164	IM<0>		100
165	RES<2>	N/A	N/A
166	VSS	接到 GND	5
167	RES<1>	N/A	N/A
168	VSS	接到 GND	5
169	RES<0>	N/A	N/A
170	VSS	接到 GND	5
171~172	LANE<1>	MIP/LVDS 通道数选择, 具体参考 datasheet	100
173~174	LANE<0>		100
175~176	PM<1>	power mode 选择, 具体参考 datasheet	100
177~178	PM<0>		100
179	GIP_LRSEL<1>	左右 GIP 的输出使能 PIN	100
180	VSS	接到 GND	5
181	GIP_LRSEL<0>	左右 GIP 的输出使能 PIN	100
182	VSS	接到 GND	5
183~184	DVCOM	N/A	N/A
185~186	DITHER_EN	N/A	N/A
187~188	HFRC_EN	N/A	N/A
189~190	STBYB	Standby mode.	100
191~192	BIST	BIST mode	100
193~194	CMD_SEL	控制接口选择	100



		0: 3wire SPI 1: IIC	
195~196	LVFMT	LVDS 接口数据排列形式选择: 0: VESA 1: JEIDA	100
197~198	LVBIT	LVDS 接口数据形式选择: 0: 6 BIT 1: 8 BIT	100
199~200	SDA	SPI 接口 SDA	100
201~202	SCL	SPI 接口 SCL	100
203~204	CSX	SPI 接口, 片选信号 (CS)	100
205~206	ADDR<0>	I2C 设备地址选择: 建议拉低 0: 0x48 1: 0x49	100
207~208	DUMMY	N/A	N/A
209	ERR	N/A	100
210	TE	TE 信号输出 pin	100
211~212	LEDON	N/A	100
213~214	LEDPWM	N/A	100
215~216	PWR_EN	PM[1:0]=10, 控制 POWER IC EN	100
217~219	DUMMY	N/A	N/A
220~225	VDDI	加 2.2uF 电容到 GND	5
226~231	VDDD		5
232~236	VPP	VOTP 外部输入 pin	5
237~244	VSN		5
245~251	VSP		5
252~258	VSSA	接到 GND	5
259~264	VGMP		5
265~270	VGMIN		5
271~277	DUMMY	N/A	N/A
278~285	VSSM	接到 GND	5
286~291	DP<0>	高速接口	5
292~297	DN<0>		5
298	VSSM	接到 GND	5
299~304	DP<1>	高速接口	5
305~310	DN<1>		5
311	VSSM	接到 GND	5
312~317	CKP	高速接口	5
318~323	CKN		5
324	VSSM	接到 GND	5
325~330	DP<2>	高速接口	5
331~336	DN<2>		5



337	VSSM	接到 GND	5
325~330	DP<2>	高速接口	5
331~336	DN<2>		5
337	VSSM	接到 GND	5
338~343	DP<3>	高速接口	5
344~349	DN<3>		5
350~351	VSSM	接到 GND	5
352~359	DUMMY	N/A	N/A
360~371	VSSM	接到 GND	5
372~375	C31N	N/A	5
376~382	DUMMY	N/A	N/A
383~394	VDDH	1.5V,加 2.2uF 到 GND 的电容	5
395~406	VDDD	1.5V,加 2.2uF 到 GND 的电容	5
407~416	C31P	N/A	5
417~421	VDDM	1.65V to 3.6V, 加 2.2uF 到 GND 的电容,与 VDDI, VDDC 短在一起	5
422~426	VDDR	1.65V to 3.6V	5
427~436	VDDI	1.65V to 3.6V	5
437~448	DUMMY	N/A	N/A
449~450	UPDN	正反扫控制 pin	100
451~468	DUMMY	N/A	N/A
469~470	CS_GIP	N/A	100
471~472	CS_SD	N/A	N/A
473~474	DIR	Source 扫描方向控制 pin	100
475~476	REV	normal black/white panel 选择: 1: normal white 0: normal black	100
477~482	DUMMY	N/A	N/A
483~484	DVCOM_WP	N/A	N/A
485~486	SCL_I2C	I2C 接口 SCL	100
487~488	SDA_I2C	I2C 接口 SDA	100
489~490	TEST_EN	N/A	100
491~492	INV_SEL<1>	N/A	N/A
493~494	INV_SEL<0>	N/A	N/A
495~503	DUMMY	N/A	N/A
504~510	VSN		5
511~517	VSP		5
518~525	VSSA	接到 GND	N/A
526~532	C11P	N/A	N/A
533~538	C11N		N/A
539~548	VCIP	VCI=2.5V to 6.0V, 加 2.2uF 到 GND 的电容,与 VCI, 短在一起, 3POWER	5



		MODE,5 POWER MODE 与 VSP 短路一起。	
549	T_S<2>	N/A	100
550	T_S<1>	N/A	100
551~560	VSSP	接到 GND	N/A
561~568	C12P	N/A	5
569~578	C12N	N/A	5
579~581	PASS2_L	N/A	5
582~585	VCOM	0V to -3.0V , 加 2.2uF 对 GND 的电容	5
586~588	PASS1_L	N/A	5
589	GOUTL<22>	N/A	10
590	GOUTL<21>	N/A	10
591	GOUTL<20>	N/A	10
592	GOUTL<19>	N/A	10
593	GOUTL<18>	N/A	10
594	GOUTL<17>	N/A	10
595	GOUTL<16>	N/A	10
596	GOUTL<15>	N/A	10
597	GOUTL<14>	N/A	10
598	GOUTL<13>	N/A	10
599	GOUTL<12>	N/A	10
600	GOUTL<11>	N/A	10
601	GOUTL<10>	N/A	10
602	GOUTL<9>	N/A	10
603	GOUTL<8>	N/A	10
604	GOUTL<7>	N/A	10
605	GOUTL<6>	N/A	10
606	GOUTL<5>	N/A	10
607	GOUTL<4>	N/A	10
608	GOUTL<3>	N/A	10
609	GOUTL<2>	N/A	10
610	GOUTL<1>	N/A	10
611	DUMMY	N/A	N/A
612	SYNC_L<4>	N/A	10
613	SYNC_L<3>	N/A	10
614	SYNC_L<2>	N/A	10
615	SYNC_L<1>	N/A	10
616	SYNC_L<0>	N/A	10



4.OTP 功能介绍

4.1 OTP 烧录寄存器控制

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x00	reg_prgm_all								00h
0x04			reg_prgm_esc2	reg_prgm_esc1					00h
0x05	reg_prgm_dbma2	reg_prgm_dbma1							00h
0x06	reg_prgm_pwrgas2	reg_prgm_pwrgas1			reg_prgm_zinv2	reg_prgm_zinv1	reg_prgm_pwr_int2	reg_prgm_pwr_int1	00h
0x07					reg_prgm_bist				00h
0x08			reg_prgm_lvds2	reg_prgm_lvds1	reg_prgm_dsi2	reg_prgm_dsi1	reg_prgm_mipi2	reg_prgm_mipi1	00h
0x09	reg_prgm_misc2	reg_prgm_misc1	reg_prgm_te2	reg_prgm_te1					00h
0x0a							reg_prgm_pwr2	reg_prgm_pwr1	00h
0x0b	reg_prgm_toon2	reg_prgm_toon1		reg_prgm_gipm	reg_prgm_gipc2	reg_prgm_gipc1	reg_prgm_gips2	reg_prgm_gips1	00h
0x0c	reg_prgm_spi2	reg_prgm_spi1	reg_prgm_resl2	reg_prgm_resl1		reg_prgm_gan3	reg_prgm_gan2	reg_prgm_gan1	00h
0x0d		reg_prgm_nmid3	reg_prgm_nmid2	reg_prgm_nmid1	reg_prgm_vcom4	reg_prgm_vcom3	reg_prgm_vcom2	reg_prgm_vcom1	00h

第一次全烧，只使能第一次，黄色标注的为 reg_prgm_all 烧录 EN。

reg_prgm_all: 全烧，包含以下寄存器（上表黄色标注）： reg_prgm_vcom1, reg_prgm_nmid1, reg_prgm_gan1, reg_prgm_resl1, reg_prgm_gips1, reg_prgm_gipc1, reg_prgm_gipm, reg_prgm_toon1, reg_prgm_pwr1

program enable (page_a) 对应的要烧录的 register

reg_prgm_esc1	page 4 中 27H-2aH	控制第一次烧录 EN
reg_prgm_esc2	page 4 中 27H-2aH	控制第二次烧录 EN
reg_prgm_dbma1	page f 中 00H-07H	控制第一次烧录 EN
reg_prgm_dbma2	page f 中 00H-07H	控制第二次烧录 EN
reg_prgm_pwr_int1	page 1 中 10H-1eH	控制第一次烧录 EN
reg_prgm_pwr_int2	page 1 中 10H-1eH	控制第二次烧录 EN
reg_prgm_zinv1	page 1 中 0cH	控制第一次烧录 EN
reg_prgm_zinv2	page 1 中 0cH	控制第二次烧录 EN
reg_prgm_pwrgas1	page 1 中 20H-23H	控制第一次烧录 EN
reg_prgm_pwrgas2	page 1 中 20H-23H	控制第二次烧录 EN
reg_prgm_bist	page 4 中 40H-4cH	控制烧录 EN(只能烧录一次)。
reg_prgm_mipi1	page 8 中 10H-19H	控制第一次烧录 EN
reg_prgm_mipi2	page 8 中 10H-19H	控制第二次烧录 EN
reg_prgm_dsi1	page 8 中 20H-34H	控制第一次烧录 EN
reg_prgm_dsi2	page 8 中 20H-34H	控制第二次烧录 EN
reg_prgm_lvds1	page 8 中 4aH-4cH	控制第一次烧录 EN
reg_prgm_lvds2	page 8 中 4aH-4cH	控制第二次烧录 EN
reg_prgm_te1	page 4 中 30H-37H	控制第一次烧录 EN
reg_prgm_te2	page 4 中 30H-37H	控制第二次烧录 EN
reg_prgm_misc1	page 4 中 20H-25H	控制第一次烧录 EN
reg_prgm_misc2	page 4 中 20H-25H	控制第二次烧录 EN



reg_prm_pwr1	page 1 中 28 H-30 H	控制第一次烧录 EN	reg_prm_all
reg_prm_pwr2	page 1 中 28 H-30 H	控制第二次烧录 EN	
reg_prm_gips1	page 7 中 00 H-35 H	控制第一次烧录 EN	reg_prm_all
reg_prm_gips2	page 7 中 00 H-35 H	控制第二次烧录 EN	
reg_prm_gipc1	page 5 中 00 H-47 H	控制第一次烧录 EN	reg_prm_all
reg_prm_gipc2	page 5 中 00 H-47 H	控制第二次烧录 EN	
reg_prm_gipm	page 6 中 00 H-0f H	控制烧录 EN(只能烧录一次)。	reg_prm_all
reg_prm_toon1	page 4 中 06 H-0f H	控制第一次烧录 EN	reg_prm_all
reg_prm_toon2	page 4 中 06 H-0f H	控制第二次烧录 EN	
reg_prm_gam1	page 2 中 00 H-3b H	控制第一次烧录 EN	reg_prm_all
reg_prm_gam2	page 2 中 00 H-3b H	控制第二次烧录 EN	
reg_prm_gam3	page 2 中 00 H-3b H	控制第三次烧录 EN	
reg_prm_res1	page 4 中 00 H-04 H	控制第一次烧录 EN	reg_prm_all
reg_prm_res2	page 4 中 00 H-04 H	控制第二次烧录 EN	
reg_prm_vcom1	page 1 中 0a H-0b H	控制第一次烧录 EN	reg_prm_all
reg_prm_vcom2	page 1 中 0a H-0b H	控制第二次烧录 EN	
reg_prm_vcom3	page 1 中 0a H-0b H	控制第三次烧录 EN	
reg_prm_vcom4	page 1 中 0a H-0b H	控制第四次烧录 EN	
reg_prm_nmid1	page b 中 00 H-09 H	控制第一次烧录 EN	reg_prm_all
reg_prm_nmid2	page b 中 00 H-09 H	控制第二次烧录 EN	
reg_prm_nmid3	page b 中 00 H-09 H	控制第三次烧录 EN	

note:

- prgm_all 只能操作一次。
- prgm_** 中名字不带数字的，只能烧录一次
- prgm_** 中名字的数字 n 对应的是第 n 次烧录，如：reg_prm_nmid3 为第三次烧录
- 多次烧录的 OTP 在前一次未烧录时，无法烧录下一次。如：reg_prm_nmid2 若未烧录过，则 reg_prm_nmid3 无法烧录
- 00H-0DH 全烧录时不能直接写 FF，建议只对需要烧录的寄存器写 EN，否则会造成部分未开放寄存器误烧录，从而导致显示异常。



4.2 OTP 烧录是否成功查看

烧录后 reset 后, 读 page a 的 0x13~0x1c 地址: 被烧录过的寄存器模块回读是 1.

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
13h			en_esc2	en_esc1					00h
14h	en_dbma2	en_dbma1							00h
15h	en_pwrgas2	en_pwrgas1			en_zinv2	en_zinv1	en_pwr_int2	en_pwr_int1	00h
16h					en_bist				00h
17h			en_lvds2	en_lvds1	en_dsi2	en_dsi1	en_mipi2	en_mipi1	00h
18h	en_misc2	en_misc1	en_te2	en_te1					00h
19h							en_pwr2	en_pwr1	00h
1ah	en_tcon2	en_tcon1		en_gipm	en_gipc2	en_gipc1	en_gips2	en_gips1	00h
1bh	en_spr2	en_spr1	en_resl2	en_resl1		en_gam3	en_gam2	en_gam1	00h
1ch		en_nmid3	en_nmid2	en_nmid1	en_vcom4	en_vcom3	en_vcom2	en_vcom1	00h

4.3 OTP 代码示例:

下正常显示的代码后: // for otp all

```
DCS_Short_Write_NP(0x28);
Generic_Short_Write_1P(0xee,0x0a);          /// ENTER PAGEa
Generic_Long_Write_2P(0xea,0x07,0x12); // WRITE enable // WRITE enable
Generic_Short_Write_1P(0x30,0x78);          // reg_otp_prm_cycle_sel[7:0]
Generic_Short_Write_1P(0x31,0x82);          /// internal vpp program en
Generic_Short_Write_1P(0x35,0x03);          // reg_otp_vghl_rt[1:0]
Generic_Short_Write_1P(0x36,0x02);          // votp 电压设置 8.0V-8.5V
Generic_Short_Write_1P(0x37,0x01);          // otp_vgh_sel=1 内部 votp
Delay(200);
Generic_Short_Write_1P(0x00,0x80); // program all
Generic_Short_Write_1P(0x05,0x40); // dbma1
Generic_Short_Write_1P(0x06,0x41); // reg_prm_pwrgas1 reg_prm_pwr_int1
Generic_Short_Write_1P(0x08,0x15); // LVDS / dsi / mipi
Generic_Short_Write_1P(0x09,0x40); // reg_prm_misc1
Delay(200);
Generic_Short_Write_1P(0xea,0x78);          /// program en
Generic_Short_Write_1P(0xeb,0x69);
Delay(600);          // 120 ms
Generic_Short_Write_1P(0xee,0x0a);
Generic_Long_Write_2P(0xea,0x07,0x12); // WRITE enable
Generic_Short_Write_1P(0x31,0x02);          /// internal vpp program dis
Generic_Short_Write_1P(0x37,0x00); // 退回到 正常点屏的 VGH
Generic_Long_Write_2P(0xea,0x00,0x00);
Generic_Short_Write_1P(0xee,0x00);          // ENTER PAGE0
```



4.3 独烧录 VCOM 方法:

示例:

下正常显示的代码后:

```
DCS_Short_Write_NP(0x28);
Generic_Short_Write_1P(0xee,0x01);
Generic_Long_Write_2P(0xea,0x07,0x12); //WRITE enable
Generic_Short_Write_1P(0x0a,0x55); //set vcom

Generic_Short_Write_1P(0xee,0x0a); //ENTER PAGEa
Generic_Long_Write_2P(0xea,0x07,0x12); //WRITE enable //WRITE enable
Generic_Short_Write_1P(0x30,0x78); //reg_otp_prgm_cycle_sel[7:0]
Generic_Short_Write_1P(0x31,0x82); //internal vpp program en
Generic_Short_Write_1P(0x35,0x03); //reg_otp_vghl_r[1:0]
Generic_Short_Write_1P(0x36,0x02); //votp 电压设置
Generic_Short_Write_1P(0x37,0x01); //otp_vgh_sel=1 内部 votp
Delay(200);
Generic_Short_Write_1P(0x0d,0x0f); //otp VCOM 4 次使能都打开了, 如怕多烧, 建议只开第一次
Delay(200);
Generic_Short_Write_1P(0xea,0x78); //program en
Generic_Short_Write_1P(0xeb,0x69);
Delay(500);
Generic_Short_Write_1P(0xee,0x0a);
Generic_Long_Write_2P(0xea,0x07,0x12); //WRITE enable
Generic_Short_Write_1P(0x31,0x02); //internal vpp program dis
Generic_Short_Write_1P(0x37,0x00); //退回到 外部 VGH
Generic_Short_Write_1P(0xee,0x00); //ENTER PAGE0
Generic_Long_Write_2P(0xea,0x00,0x00);
```



5. 寄存器说明

5.1 常用寄存器列表

5.1.1 Page 0 常用寄存器列表:

Name	CMD	D7	D6	D5	D4	D3	D2	D1	D0	InitialHex
	0Ah	booster_on	idle mode	partial on	slp_out	nm_dsp	dsp_on			08H
INVOFF	20h	No Parameter								-
INVON	21h	No Parameter								-
ALLPOFF	22h	No Parameter								-
ALLPON	23h	No Parameter								-
TEOFF	34h	No Parameter								-
TEON	35h	0	0	0	0	0	0	0	M	00H
MADCTR	36h	0	0	0	0	RGB	0	ss_order	gt_order	00H
COLMOD	3Ah	0	VPF[2:0]			0	0	0	0	77H

5.1.2 Page 1 常用寄存器列表:

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0ah	reg_voom_set1[7:0]								21h
0bh	reg_voom_set2[7:0]								07h
0ch	reg_sd_zinv_mode[2:0]			reg_sd_zi_nvl	reg_sd_zi_nvr				00h
17h			reg_vddd_enr	reg_vddd_enl		reg_vddd_set[2:0]			32h
1dh		reg_frq_vgl_clk[2:0]				reg_pwr_frq_vgh_clk[2:0]			44h
28h	reg_pwr_dcdc_vgh_nc		reg_pwr_dcdc_vgh_s[5:0]						23h
29h	reg_dcdc_vgl_nc		reg_dcdc_vgl_s[5:0]						14h
2ah		reg_x1_dvcom_en	reg_dvcom_sel				reg_pwr_dcdc_vghl_r[1:0]		03h
2bh	-	-	-						18h



2c h	-	-			-	-		-	73h
2d h		reg_frq_cp1_clk[2:0]				reg_frq_cp2_clk[2:0]			44h
2e h	reg_cp_period[3:0]							reg_cp_en	f0h
2fh	reg_vsp_sel[1:0]		reg_vsn_sel[1:0]		reg_vsn_dc	reg_vcsw_pwm_sel		reg_vcsw_oe[1:0]	00h

5.1.3Page 2 常用寄存器列表:

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
00h			reg_gam_pgm0<5:0>						00h
01h			reg_gam_pgm4<5:0>						19h
02h			reg_gam_pgm8<5:0>						2Ch
03h				reg_gam_pgm12<4:0>					0Bh
04h				reg_gam_pgm28<4:0>					12h
05h	reg_gam_pgm52<6:0>								42h
06h				reg_gam_pgm76<4:0>					08h
07h				reg_gam_pgm100<4:0>					08h
08h				reg_gam_pgm131<4:0>					09h
09h				reg_gam_pgm155<4:0>					0Ah
0ah				reg_gam_pgm179<4:0>					0Fh
0bh	reg_gam_pgm203<6:0>								57h
0ch				reg_gam_pgm227<4:0>					14h
0dh				reg_gam_pgm243<4:0>					19h
0eh			reg_gam_pgm247<5:0>						33h
0fh			reg_gam_pgm251<5:0>						34h
10h			reg_gam_pgm255<5:0>						3Ch
20h			reg_gam_ngm0<5:0>						00h
21h			reg_gam_ngm4<5:0>						19h
22h			reg_gam_ngm8<5:0>						2Ch
23h				reg_gam_ngm12<4:0>					0Bh
24h				reg_gam_ngm28<4:0>					12h



25h		reg_gam_ngm52<6:0>			42h
26h				reg_gam_ngm76<4:0>	08h
27h				reg_gam_ngm100<4:0>	08h
28h				reg_gam_ngm131<4:0>	09h
29h				reg_gam_ngm155<4:0>	0Ah
2ah				reg_gam_ngm179<4:0>	0Fh
2bh		reg_gam_ngm203<6:0>			57h
2ch				reg_gam_ngm227<4:0>	14h
2dh				reg_gam_ngm243<4:0>	19h
2eh			reg_gam_ngm247<5:0>		33h
2fh			reg_gam_ngm251<5:0>		34h
30h			reg_gam_ngm255<5:0>		3Ch
38h	reg_gm_ctu	reg_vgs_set[6:0]			00h
39h	reg_vgm_set[7:0]				B0h

5.1.4 Page 4 常用寄存器列表:

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x00					reg_sd_chsel[3:0]				05h
0x01						reg_gt_n[10:8]			01h
0x02	reg_gt_n[7:0]								80h
0x03			reg_cas_mldrp_sel		reg_hresl_cfg[11:8]				00h
0x04	reg_hresl_cfg[7:0]								00h
0x06	reg_ss_sel		reg_dsp2bist_ss_gnd	reg_ss_vblk_en	reg_scnt_before_def[3:0]				08h
0x07	reg_ss_pol_sel[1:0]		reg_ss_tp_ld[5:0]						05h
0x08	reg_ss_tp_end[7:0]								12h
0x09	reg_ss_pol_ld[7:0]								00h
0x40	reg_x1_bist_en	-		-	-	-			80h
0x41	reg_bist_pause[3:0]				-				03h



5.1.5 Page 5 常用寄存器列表:

addr	B7	B6	B5	B4	B3	B2	B1	B0	def ault
0x00	reg_stva_row_start[7:0]								02h
0x01	reg_stva_row_stop[7:0]								06h
0x02	reg_stva_col_start[7:0]								05h
0x03	reg_stva_col_stop[7:0]								05h
0x04	reg_stva_pre_row_start[7:0]								00h
0x05	reg_stva_pre_row_stop[7:0]								00h
0x06	reg_stva_pre_row_stop[11:8]				reg_stva_pre_row_start[11:8]				00h
0x07	reg_stvb_row_start[7:0]								00h
0x08	reg_stvb_row_stop[7:0]								00h
0x09	reg_stvb_row_stop[11:8]				reg_stvb_row_start[11:8]				00h
0x0a	reg_stvc_row_start[7:0]								00h
0x0b	reg_stvc_row_stop[7:0]								00h
0x0c	reg_stvc_row_stop[11:8]				reg_stvc_row_start[11:8]				00h
0x0d		reg_stvc_pre _en	reg_stvb_pre _en	reg_stva_pre _en	reg_stvb_ col_sel	reg_stv_ step	reg_stv_init _psoff	reg_stv_init _pson	02h
0x10	reg_ckva_row_start[7:0]								03h
0x11	reg_ckva_row_stop[7:0]								07h
0x12	reg_ckva_col_start[7:0]								05h
0x13	reg_ckva_col_stop[7:0]								05h
0x14	reg_prea_row_start[7:0]								00h
0x15	reg_prea_row_stop[7:0]								00h
0x16	reg_prea_row_stop[11:8]				reg_prea_row_start[11:8]				00h
0x17	reg_prea_col_start[7:0]								00h
0x18	reg_prea_col_stop[7:0]								00h
0x19	reg_ckva_blank_row[7:0]								c0h
0x1a	reg_ckv_num[3:0]				reg_ckva_blank_row[11:8]				73h
0x1b		reg_ckvc_pr _e_en	reg_ckvb_pr _e_en	reg_ckva_pr _e_en		reg_ckv_ step	reg_ckv_ini t_psoff	reg_ckv_ini t_pson	02h
0x20	reg_ckvb_row_start[7:0]								00h
0x21	reg_ckvb_row_stop[7:0]								00h



0x22	reg_ckvb_blank_row[7:0]				00h
0x23	reg_ckvb_col_sel	reg_ckv_sto_p_mode	reg_ckvmode_sel[1:0]	reg_ckvb_blank_row[11:8]	00h
0x24	reg_ckvc_row_start[7:0]				00h
0x25	reg_ckvc_row_stop[7:0]				00h
0x26	reg_ckvc_blank_row[7:0]				00h
0x27	reg_flg_init_psoff	reg_flg_init_pson	reg_gjp_upd_owndtrl	reg_gjp_upd_owndsel	reg_ckvc_blank_row[11:8]
0x30	reg_flg0_row_start[7:0]				0ah
0x31	reg_flg0_row_stop[7:0]				c0h
0x32	reg_flg0_row_stop[11:8]			reg_flg0_row_start[11:8]	30h
0x33	reg_flg0_col_start[7:0]				05h
0x34	reg_flg0_col_stop[7:0]				05h
0x35	reg_flg[7:0]				88h
0x36	reg_flg1_row_start[7:0]				0ah
0x37	reg_flg1_row_stop[7:0]				b0h
0x38	reg_flg1_row_stop[11:8]			reg_flg1_row_start[11:8]	30h
0x39	reg_flg1_col_start[7:0]				05h
0x3a	reg_flg1_col_stop[7:0]				05h



5.1.6 Page 6 常用寄存器列表:

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x00	reg_stv_mux_bit1[3:0]				reg_stv_mux_bit0[3:0]				cdh
0x01	reg_stv_mux_bit3[3:0]				reg_stv_mux_bit2[3:0]				abh
0x02	reg_stv_mux_bit5[3:0]				reg_stv_mux_bit4[3:0]				89h
0x03	reg_stv_mux_bit7[3:0]				reg_stv_mux_bit6[3:0]				67h
0x04	reg_stv_mux_bit9[3:0]				reg_stv_mux_bit8[3:0]				45h
0x05	reg_stv_mux_bit11[3:0]				reg_stv_mux_bit10[3:0]				23h
0x06	reg_stv_mux_bit13[3:0]				reg_stv_mux_bit12[3:0]				01h
0x07				reg_flg_sync_dis	reg_gip_hifa_sel[3:0]				00h
0x08	reg_ckv_mux_bit1[3:0]				reg_ckv_mux_bit0[3:0]				efh
0x09	reg_ckv_mux_bit3[3:0]				reg_ckv_mux_bit2[3:0]				cdh
0x0a	reg_ckv_mux_bit5[3:0]				reg_ckv_mux_bit4[3:0]				abh
0x0b	reg_ckv_mux_bit7[3:0]				reg_ckv_mux_bit6[3:0]				89h
0x0c	reg_ckv_mux_bit9[3:0]				reg_ckv_mux_bit8[3:0]				67h
0x0d	reg_ckv_mux_bit11[3:0]				reg_ckv_mux_bit10[3:0]				45h
0x0e	reg_ckv_mux_bit13[3:0]				reg_ckv_mux_bit12[3:0]				23h
0x0f	reg_ckv_mux_bit15[3:0]				reg_ckv_mux_bit14[3:0]				01h



5.1.7 Page 7 常用寄存器列表:

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x00	reg_gipl00_pol	reg_gipl00_sel[6:0]							00h
0x01	reg_gipl01_pol	reg_gipl01_sel[6:0]							01h
0x02	reg_gipl02_pol	reg_gipl02_sel[6:0]							02h
0x03	reg_gipl03_pol	reg_gipl03_sel[6:0]							03h
0x04	reg_gipl04_pol	reg_gipl04_sel[6:0]							10h
0x05	reg_gipl05_pol	reg_gipl05_sel[6:0]							11h
0x06	reg_gipl06_pol	reg_gipl06_sel[6:0]							12h
0x07	reg_gipl07_pol	reg_gipl07_sel[6:0]							13h
0x08	reg_gipl08_pol	reg_gipl08_sel[6:0]							14h
0x09	reg_gipl09_pol	reg_gipl09_sel[6:0]							15h
0x0a	reg_gipl10_pol	reg_gipl10_sel[6:0]							16h
0x0b	reg_gipl11_pol	reg_gipl11_sel[6:0]							17h
0x0c	reg_gipl12_pol	reg_gipl12_sel[6:0]							18h
0x0d	reg_gipl13_pol	reg_gipl13_sel[6:0]							19h
0x0e	reg_gipl14_pol	reg_gipl14_sel[6:0]							1ah
0x0f	reg_gipl15_pol	reg_gipl15_sel[6:0]							1bh
0x10	reg_gipl16_pol	reg_gipl16_sel[6:0]							1ch
0x11	reg_gipl17_pol	reg_gipl17_sel[6:0]							1dh
0x12	reg_gipl18_pol	reg_gipl18_sel[6:0]							20h
0x13	reg_gipl19_pol	reg_gipl19_sel[6:0]							21h
0x14	reg_gipl20_pol	reg_gipl20_sel[6:0]							3fh
0x15	reg_gipl21_pol	reg_gipl21_sel[6:0]							3ch
0x20	reg_gipr00_pol	reg_gipr00_sel[6:0]							04h
0x21	reg_gipr01_pol	reg_gipr01_sel[6:0]							05h
0x22	reg_gipr02_pol	reg_gipr02_sel[6:0]							06h
0x23	reg_gipr03_pol	reg_gipr03_sel[6:0]							07h
0x24	reg_gipr04_pol	reg_gipr04_sel[6:0]							10h
0x25	reg_gipr05_pol	reg_gipr05_sel[6:0]							11h
0x26	reg_gipr06_pol	reg_gipr06_sel[6:0]							12h
0x27	reg_gipr07_pol	reg_gipr07_sel[6:0]							13h



0x28	reg_gipr08_pol	reg_gipr08_sel[6:0]	14h
0x29	reg_gipr09_pol	reg_gipr09_sel[6:0]	15h
0x2a	reg_gipr10_pol	reg_gipr10_sel[6:0]	16h
0x2b	reg_gipr11_pol	reg_gipr11_sel[6:0]	17h
0x2c	reg_gipr12_pol	reg_gipr12_sel[6:0]	18h
0x2d	reg_gipr13_pol	reg_gipr13_sel[6:0]	19h
0x2e	reg_gipr14_pol	reg_gipr14_sel[6:0]	1ah
0x2f	reg_gipr15_pol	reg_gipr15_sel[6:0]	1bh
0x30	reg_gipr16_pol	reg_gipr16_sel[6:0]	1ch
0x31	reg_gipr17_pol	reg_gipr17_sel[6:0]	1dh
0x32	reg_gipr18_pol	reg_gipr18_sel[6:0]	20h
0x33	reg_gipr19_pol	reg_gipr19_sel[6:0]	21h
0x34	reg_gipr20_pol	reg_gipr20_sel[6:0]	3fh
0x35	reg_gipr21_pol	reg_gipr21_sel[6:0]	3ch

5.1.8 Page b 常用寄存器列表:

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x00	id1[7:0]								70h
0x01	id2[7:0]								05h
0x02	id3[7:0]								0ah
0x03	id4[7:0]								70h
0x04	id5[7:0]								05h
0x05	id6[7:0]								0ah
0x06	id7[7:0]								00h
0x07	id8[7:0]								70h
0x08	id9[7:0]								05h
0x09	id10[7:0]								0ah

5.2 寄存器基本功能说明

寄存器有多个 PAGE 构成，简单可以分为协议类和私有类两类。协议类为遵守标准协议。

访问 GH7003 的私有寄存器需要输入 page number+password,

1: page number : Generic_Short_Write_1P(0xee,0x01); 0xee 为地址，0x01 为 page 1 的 page number; Page 2 的 page number 为 0x02,以此类推到 0x0f, 一共 16 个 page, page0 为 DCS page。

2: 私有 page write en password: 示例

Generic_Short_Write_1P(0xee,0x01); // page1

Generic_Short_Write_1P(0xea,0x07); // write en

Generic_Short_Write_1P(0xeb,0x12); // write en

Generic_Short_Write_1P(0x0a,0x51); // vcom set

3: 私有 page read en password: 示例

Generic_Short_Write_1P(0xee,0x01); // page1

Generic_Short_Write_1P(0xea,0x7a);

Generic_Short_Write_1P(0xeb,0xaa);

DCS_Short_Read_NP(0x0a, 1, BUFFER+0); // 回读 PAGE1 VCOM 设置



4: page0 DCS 进入方式

Generic_Short_Write_1P(0xee,0x00);

Generic_Short_Write_1P(0xea,0x00);

Generic_Short_Write_1P(0xeb,0x00);

Page0 DCS 读写都可。无需单独写 read en



5.2.1Page 1 部分寄存器功能说明

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0ah	reg_vcom_set1[7:0]								21h
VCOM 电压设置, 00H=-0.3V, step 0.015V.									
vcom_set<7:0>		vcom(v)	vcom_set<7:0>		vcom(v)	vcom_set<7:0>		vcom(v)	
0		-0.3	7E		-2.19	DB		-3.585	
1		-0.315	7F		-2.205	DC		-3.6	
2		-0.33	80		-2.22	DD		-3.615	
3		-0.345	—		—	DE		-3.63	

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0ch	reg_sd_zinv_mode[2:0]			reg_sd_zinvl	reg_sd_zinvr				00h
reg_sd_zinv_mode[2:0] : Zigzag 模式选择。 reg_sd_zinvl: zigzag 左对齐排列设置。 reg_sd_zinvr: zigzag 右对齐排列设置。									

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
17h			reg_vddd_enr	reg_vddd_enl		reg_vddd_set[2:0]			32h
reg_vddd_enl: 左边 VDDD LDO 使能; 1=enable; 0=disable。 reg_vddd_enr: 右边 VDDD LDO 使能; 1=enable; 0=disable。 reg_vddd_set[2:0]: VDDD 电压设置。reg_vddd_set[2:0]=00, VDDD 电压 1.45V, step 0.05V。									

addr	B7	B6	B5	B4	B3	B2	B1	B0	default								
1dh		reg_frq_vgl_clk[2:0]				reg_pwr_frq_vgh_clk[2:0]			44h								
reg_frq_vgl_clk[2:0] & reg_pwr_frq_vgh_clk[2:0]: VGL/VGH charge-pump 的输出频率设置; 单位为 H (内部信号一行的宽度)。																	
<table><tr><td>reg_frq_vgl_clk[2:0] & reg_pwr_frq_vgh_clk[2:0]:</td><td>Pump</td></tr><tr><td>3</td><td>1/2 H</td></tr><tr><td>4</td><td>1H</td></tr><tr><td>5</td><td>2H</td></tr></table>										reg_frq_vgl_clk[2:0] & reg_pwr_frq_vgh_clk[2:0]:	Pump	3	1/2 H	4	1H	5	2H
reg_frq_vgl_clk[2:0] & reg_pwr_frq_vgh_clk[2:0]:	Pump																
3	1/2 H																
4	1H																
5	2H																



addr	B7	B6	B5	B4	B3	B2	B1	B0	default
28h	reg_pwr_dcdc_vgh_nc		reg_pwr_dcdc_vgh_s[5:0]						23h
reg_pwr_dcdc_vgh_nc: 倍压模式和 sensor 模式使能; 0=sensor 模式; 1=倍压模式。 reg_pwr_dcdc_vgh_s[5:0]: sensor 模式下, VGH 的电压设置。00H~3FH (8.2V~16.3V, Step: 0.2v)									

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
29h	reg_dcdc_vgl_nc		reg_dcdc_vgl_s[5:0]						14h
reg_dcdc_vgl_nc: 倍压模式和 sensor 模式设置; 0=sensor 模式; 1=倍压模式。 reg_dcdc_vgl_s[5:0]: sensor 模式下, VGL 的电压设置。00H~3FH (-6.32V~16.23V, Step: 0.2v)									

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
2ah		reg_x1_dvcom_en	reg_dvcom_sel				reg_pwr_dcdc_vghl_r[1:0]		03h
reg_x1_dvcom_en: 外部 VCOM 控制 pin 使能。 reg_dvcom_sel: 0: 使用外部的 VCOM 1: 使用内部的 VCOM reg_pwr_dcdc_vghl_r[1:0]: 倍压模式 VGH VGL 电压设置 00: VGH=3 倍 VGL=3 倍 /vspn 01: VGH=5 倍 VGL=3 倍 /vspn 11: VGH=3 倍 VGL=3 倍 /vspn									

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
2dh		reg_frq_cp1_clk[2:0]				reg_frq_cp2_clk[2:0]			44h
POWEREN 电容 频率设置									
reg_frq_cp1_clk[2:0] & reg_frq_cp2_clk[2:0]:		Pump 频率（H）							
3		1/2 H							
4		1H							
5		2H							

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
2eh	reg_cp_period[3:0]							reg_cp_en	f0h
reg_cp_en: 分频使能; 用于 vsp clk, vsn clk, 当需要高频 clock 时: 1=osc 分频 enable 0=osc 分频 disable reg_cp_period[3:0]: 当 VSP, VSN 电压控制端 VCSW 输出需要高频率时钟时候, 由内部 osc 分频产生高频时钟输出。									



addr	B7	B6	B5	B4	B3	B2	B1	B0	default
2fh	reg_vsp_sel[1:0]		reg_vsn_sel[1:0]		reg_vsn_dc	reg_vcsw_pwm_sel	reg_vcsw_oe[1:0]		00h

reg_vsp_sel[1:0] & reg_vsn_sel[1:0]:Power IC, vcsw 输出选择

reg_vsp_sel[1:0] & reg_vsn_sel[1:0]:	Pump
0	CP1-clk
1	CP2-clk
2	LOW
3	HIGH

reg_vcsw_oe[1:0]: vcsw 使能 PIN.

reg_vcsw_pwm_sel: vcsw_pwm 输出选择; 1=PWM 信号在 vcsw 上输出; 0=输出 vcsw 信号。



5.2.2 Page 2 部分寄存器功能说明

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
00h			reg_gam_pgm0<5:0>						00h
01h			reg_gam_pgm4<5:0>						19h
02h			reg_gam_pgm8<5:0>						2Ch
03h				reg_gam_pgm12<4:0>					0Bh
04h				reg_gam_pgm28<4:0>					12h
05h	reg_gam_pgm52<6:0>								42h
06h				reg_gam_pgm76<4:0>					08h
07h				reg_gam_pgm100<4:0>					08h
08h				reg_gam_pgm131<4:0>					09h
09h				reg_gam_pgm155<4:0>					0Ah
0ah				reg_gam_pgm179<4:0>					0Fh
0bh	reg_gam_pgm203<6:0>								57h
0ch				reg_gam_pgm227<4:0>					14h
0dh				reg_gam_pgm243<4:0>					19h
0eh			reg_gam_pgm247<5:0>						33h
0fh			reg_gam_pgm251<5:0>						34h
10h			reg_gam_pgm255<5:0>						3Ch
GAMMA P 方向的 17 阶 的电压设置。									



addr	B7	B6	B5	B4	B3	B2	B1	B0	default
20h			reg_gam_ngm0<5:0>						00h
21h			reg_gam_ngm4<5:0>						19h
22h			reg_gam_ngm8<5:0>						2Ch
23h				reg_gam_ngm12<4:0>					0Bh
24h				reg_gam_ngm28<4:0>					12h
25h	reg_gam_ngm52<6:0>								42h
26h				reg_gam_ngm76<4:0>					08h
27h				reg_gam_ngm100<4:0>					08h
28h				reg_gam_ngm131<4:0>					09h
29h				reg_gam_ngm155<4:0>					0Ah
2ah				reg_gam_ngm179<4:0>					0Fh
2bh	reg_gam_ngm203<6:0>								57h
2ch				reg_gam_ngm227<4:0>					14h
2dh				reg_gam_ngm243<4:0>					19h
2eh			reg_gam_ngm247<5:0>						33h
2fh			reg_gam_ngm251<5:0>						34h
30h			reg_gam_ngm255<5:0>						3Ch

GAMMA N 方向的 17 阶 的电压设置。

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
38h	reg_gm_ctu	reg_vgs_set[6:0]							00h
reg_vgs_set[6:0]: gamma 0 的 PN 方向下限值。0~1.6, step 的 12.5MV									

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
39h	reg_vgm_set[7:0]								B0h
Source 电压设置。reg_vgs_set[6:0]: 0x00=3V step12.5mv.									

5.2.3Page 4 部分寄存器功能说明

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x00					reg_sd_chsel[3:0]				05h

IC source 输出通道数选择:

reg_sd_chsel[3:0]	对应的 source 输出通道
00H	684RGBX3
01H	640RGBX3
02H	600RGBX3
03H	540RGBX3
04H	534RGBX3
05H	512RGBX3
06H	480RGBX3
07H	432RGBX3
08H	428RGBX3
09H	400RGBX3
0AH	384RGBX3
0BH	376RGBX3
0CH	360RGBX3
0DH	320RGBX3
0EH	270RGBX3
0FH	256RGBX3



addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x01						reg_gt_n[10:8]			01h
0x02	reg_gt_n[7:0]								80h
reg_gt_n[10:0]: gate 分辨率设置。目标分辨率 / 2 （十进制）= 设置值 （十六进制）。 参考： 分辨率 1024*3*600 reg_gt_n[10:0]=600/2=12C									

addr	B7	B6	B5	B4	B3	B2	B1	B0	default	
0x03	-	-	reg_cas_mirdrp_sel	-	reg_hresl_cfg[11:8]					00h
0x04	reg_hresl_cfg[7:0]								00h	
reg_hresl_cfg[11:0]: 接收的 h video 分辨率设置。 参考： 分辨率 1024*3*600 reg_hresl_cfg[11:0]=400										

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x06	reg_ss_sel	-	reg_dsp2bist_ss_gnd	reg_ss_vblk_en	reg_scnt_before_de[3:0]				08h
reg_ss_sel: ss_tp 基准选择。 reg_ss_vblk_en: 用于控制在帧 blank 区域产生 vblk pulse,将画面拉黑。 reg_scnt_before_de[3:0]: 用于确定 ss_tp 计数器的计数 0 点位置。									

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x07	reg_ss_pol_sel[1:0]		reg_ss_tp_ld[5:0]						05h
0x08	reg_ss_tp_end[7:0]								12h
reg_ss_tp_ld[5:0] & reg_ss_tp_end[7:0]: 用于确定 ss_tp 上升沿和下降沿的位置 ; reg_ss_pol_sel[1:0]: source pol delay 时间									



addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x40	reg_x1_bist_en	/		-	/	/			80h
reg_x1_bist_en: bist使能, 与外部 pad(pin bist) 异或; reg_x1_bist_en=1, disable bist reg_x1_bist_en=0, enable bist -									

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x41	reg_bist_pause[3:0]				-				03h
reg_bist_pause[3:0]: 显示固定的 pattren 0=black, 1=white, 2=red, 3=green, 4=blue, 5=dolor bar, 6=frame edge, 7=gray level H, 9=chessborad, -									



5.2.4 Page 5 部分寄存器功能说明

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x00	reg_stva_row_start[7:0]								02h
0x01	reg_stva_row_stop[7:0]								06h
0x02	reg_stva_col_start[7:0]								05h
0x03	reg_stva_col_stop[7:0]								05h
0x04	reg_stva_pre_row_start[7:0]								00h
0x05	reg_stva_pre_row_stop[7:0]								00h
0x06	reg_stva_pre_row_stop[11:8]				reg_stva_pre_row_start[11:8]				00h
reg_stva_row_start[7:0] : stva 的上升沿位置控制，单位为 H。 reg_stva_row_stop[7:0]: stva 的下降沿位置控制，单位为 H。 reg_stva_col_start[7:0]: stva/b/c 的上升沿位置微调，单位为 65ns。 reg_stva_col_stop[7:0]: stva/b/c 的下降沿位置微调，单位为 65ns。 reg_stva_pre_row_start[11:0]: 特需玻璃要求的 stva/b/c 3 组 precharge 上升沿位置控制，单位为 H。 reg_stva_pre_row_stop[11:0]: 特需玻璃要求的 stva/b/c 3 组 precharge 下降沿位置控制，单位为 H。									

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x07	reg_stvb_row_start[7:0]								00h
0x08	reg_stvb_row_stop[7:0]								00h
0x09	reg_stvb_row_stop[11:8]				reg_stvb_row_start[11:8]				00h
reg_stvb_row_start[11:0] : stvb 的上升沿位置控制，单位为 H。 reg_stvb_row_stop[11:0]: stvb 的下降沿位置控制，单位为 H。									

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x0a	reg_stvc_row_start[7:0]								00h
0x0b	reg_stvc_row_stop[7:0]								00h
0x0c	reg_stvc_row_stop[11:8]				reg_stvc_row_start[11:8]				00h
0x0d		reg_stvc_pre_en	reg_stvb_pre_en	reg_stva_pre_en	reg_stvb_col_sel	reg_stv_step	-	-	02h
reg_stvc_row_start[11:0] : stvc 的上升沿位置控制, 单位为 H。 reg_stvc_row_stop[11:0]: stvc 的下降沿位置控制, 单位为 H。 reg_stvc_pre_en&reg_stvb_pre_en&reg_stva_pre_en: STV precharge 输出使能, 1 为使能开。0 为关闭。 reg_stv_step: STV 之间的 step 时间设置, 单位为 H, 0 为 1H, 1 为 2H。									



addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x10	reg_ckva_row_start[7:0]								03h
0x11	reg_ckva_row_stop[7:0]								07h
0x12	reg_ckva_col_start[7:0]								05h
0x13	reg_ckva_col_stop[7:0]								05h
0x14	reg_prea_row_start[7:0]								00h
0x15	reg_prea_row_stop[7:0]								00h
0x16	reg_prea_row_stop[11:8]				reg_prea_row_start[11:8]				00h
0x17	reg_prea_col_start[7:0]								00h
0x18	reg_prea_col_stop[7:0]								00h
0x19	reg_ckva_blank_row[7:0]								c0h
0x1a	reg_ckv_num[3:0]				reg_ckva_blank_row[11:8]				73h
reg_ckva_row_start[7:0]: ckva 的上升沿位置控制，单位为 H。 reg_ckva_row_stop[7:0]: ckva 的下降沿位置控制，单位为 H。 reg_ckva_col_start[7:0]: GCK 的上升沿位置微调，单位为 65ns。 reg_ckva_col_stop[7:0]: GCK 的下降沿位置微调，单位为 65ns。 reg_prea_row_start[11:0]: 特需玻璃要求的 ckva/b/c 3 组 precharge 上升沿位置控制，单位为 H。 reg_prea_row_stop[11:0]: 特需玻璃要求的 ckva/b/c 3 组 precharge 下降沿位置控制，单位为 H。 reg_prea_col_start[7:0]: 特需玻璃要求的 ckva/b/c 3 组 precharge 上升沿位置微调，单位为 65ns。 reg_prea_col_stop[7:0]: 特需玻璃要求的 ckva/b/c 3 组 precharge 下降沿位置微调，单位为 65ns。 reg_ckva_blank_row[11:0]: ckva 的输出的结束位置控制，单位为 H。 reg_ckv_num[3:0]: GCK 的宽度设置，0=1H，依次递增									

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x1b		reg_ckvc_pre_en	reg_ckvb_pre_en	reg_ckva_pre_en		reg_ckv_step	-	-	02h
reg_ckvc_pre_en&reg_ckvb_pre_en&reg_ckva_pre_en: 分别为三种 CLK 的 precharge 使能, 1 为使能开。0 为关闭。 reg_ckv_step: GCK 之间的 step 时间设置, 单位为 H, 0 为 1H, 1 为 2H。									



addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x20	reg_ckvb_row_start[7:0]								00h
0x21	reg_ckvb_row_stop[7:0]								00h
0x22	reg_ckvb_blank_row[7:0]								00h
0x23	reg_ckvb_col_sel	reg_ckv_stop_mode	reg_ckvmode_sel[1:0]		reg_ckvb_blank_row[11:8]			00h	
0x24	reg_ckvc_row_start[7:0]								00h
0x25	reg_ckvc_row_stop[7:0]								00h
0x26	reg_ckvc_blank_row[7:0]								00h
0x27	reg_flg_init_posff	reg_flg_init_posn	reg_gip_updown_ctrl	reg_gip_updown_sel	reg_ckvc_blank_row[11:8]			00h	
预留的需要多组 12 个 CLK 以上的时候使用的 GCK 设置寄存器。									

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x30	reg_flca0_row_start[7:0]								0ah
0x31	reg_flca0_row_stop[7:0]								0h
0x32	reg_flca0_row_stop[11:8]				reg_flca0_row_start[11:8]				30h
0x33	reg_flca0_col_start[7:0]								05h
0x34	reg_flca0_col_stop[7:0]								05h
0x35	reg_flca[7:0]								88h
0x36	reg_flca1_row_start[7:0]								0ah
0x37	reg_flca1_row_stop[7:0]								b0h
0x38	reg_flca1_row_stop[11:8]				reg_flca1_row_start[11:8]				30h
0x39	reg_flca1_col_start[7:0]								05h
0x3a	reg_flca1_col_stop[7:0]								05h
reg_flca0_row_start[11:0]®_flca1_row_start[11:0]: 跨帧信号的上升沿位置控制, 单位为 H。 reg_flca0_row_stop[11:0]®_flca1_row_stop[11:0]: 跨帧信号的下降沿位置控制, 单位为 H。 reg_flca0_col_start[7:0]: 跨帧信号的上升沿位置微调, 单位为 65ns, B0 需为低。 reg_flca1_col_start[7:0]: 跨帧信号的上升沿位置微调, 单位为 65ns。 reg_flca0_col_stop[7:0]®_flca1_col_start[7:0]: 跨帧信号的下降沿位置微调, 单位为 65ns。 reg_flca[7:0]: 跨帧信号多少帧切换一次设置, 单位为 H。参考: 3C=60 帧									



5.2.5 Page 6 部分寄存器功能说明

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x00	reg_stv_mux_bit1[3:0]				reg_stv_mux_bit0[3:0]				cdh
0x01	reg_stv_mux_bit3[3:0]				reg_stv_mux_bit2[3:0]				abh
0x02	reg_stv_mux_bit5[3:0]				reg_stv_mux_bit4[3:0]				89h
0x03	reg_stv_mux_bit7[3:0]				reg_stv_mux_bit6[3:0]				67h
0x04	reg_stv_mux_bit9[3:0]				reg_stv_mux_bit8[3:0]				45h
0x05	reg_stv_mux_bit11[3:0]				reg_stv_mux_bit10[3:0]				23h
0x06	reg_stv_mux_bit13[3:0]				reg_stv_mux_bit12[3:0]				01h
reg_stv_mux_bit0-bit13[3:0]: 根据 up/down 的需要, 将 14 个信号重新排序再输出。这样就能达到一键控制 upscan（反扫）和 downscan（正扫）切换。									

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x08	reg_ckv_mux_bit1[3:0]				reg_ckv_mux_bit0[3:0]				efh
0x09	reg_ckv_mux_bit3[3:0]				reg_ckv_mux_bit2[3:0]				odh
0x0a	reg_ckv_mux_bit5[3:0]				reg_ckv_mux_bit4[3:0]				abh
0x0b	reg_ckv_mux_bit7[3:0]				reg_ckv_mux_bit6[3:0]				89h
0x0c	reg_ckv_mux_bit9[3:0]				reg_ckv_mux_bit8[3:0]				67h
0x0d	reg_ckv_mux_bit11[3:0]				reg_ckv_mux_bit10[3:0]				45h
0x0e	reg_ckv_mux_bit13[3:0]				reg_ckv_mux_bit12[3:0]				23h
0x0f	reg_ckv_mux_bit15[3:0]				reg_ckv_mux_bit14[3:0]				01h
reg_ckv_mux_bit0-bit15[3:0]: 根据 LCD 正反扫的需要, 将 16 个 GCK 信号重新排序再输出。这样就能达到一键控制 upscan 和 downscan 切换。									



5.2.6 Page 7 GIP 输出 pad 信号选择 寄存器说明

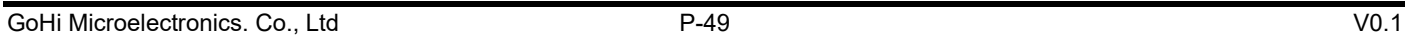
addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x00~0x15	reg_gipl00_pol ~ reg_gipl21_pol	reg_gipl00_sel[6:0]~reg_gipl21_sel[6:0]							
reg_gipl00-gipl21_pol: 0=正常输出 1=镜像输出 reg_gipl00-gipl21_sel[6:0]: IC pad GL<1>~GL<21>, 输出信号选择。 0x00~0x0b : 输出 STV 信号。 0x10~0x1F: 输出 GCK 信号。 0x20、0x21: 输出跨帧信号。 0x3C: 输出 VGL。 0x3F: 输出 VGH。 0x0C: 输出 VGH, 用于正反扫需切换高低电平的引脚。 0x0D: 输出 VGL, 用于正反扫需切换高低电平的引脚。									
0x20~0x35	reg_gipr00_pol ~ reg_gipr21_pol	reg_gipr00_sel[6:0]~reg_gipr21_sel[6:0]							
reg_gipr00-gipr21_pol: 0=正常输出 1=镜像输出 reg_gipr00-gipr21_sel[6:0]: IC pad GR<1>~GR<21>, 输出信号选择。 0x00~0x0b : 输出 STV 信号。 0x10~0x1F: 输出 GCK 信号。 0x20`0x21: 输出跨帧信号。 0x3C: 输出 VGL, 用于悬空或者固定输出 VGL 的 GIP 引脚设置。 0x3F: 输出 VGH。 0x0C: 输出 VGH, 用于正反扫需切换高低电平的引脚。 0x0D: 输出 VGL, 用于正反扫需切换高低电平的引脚。									



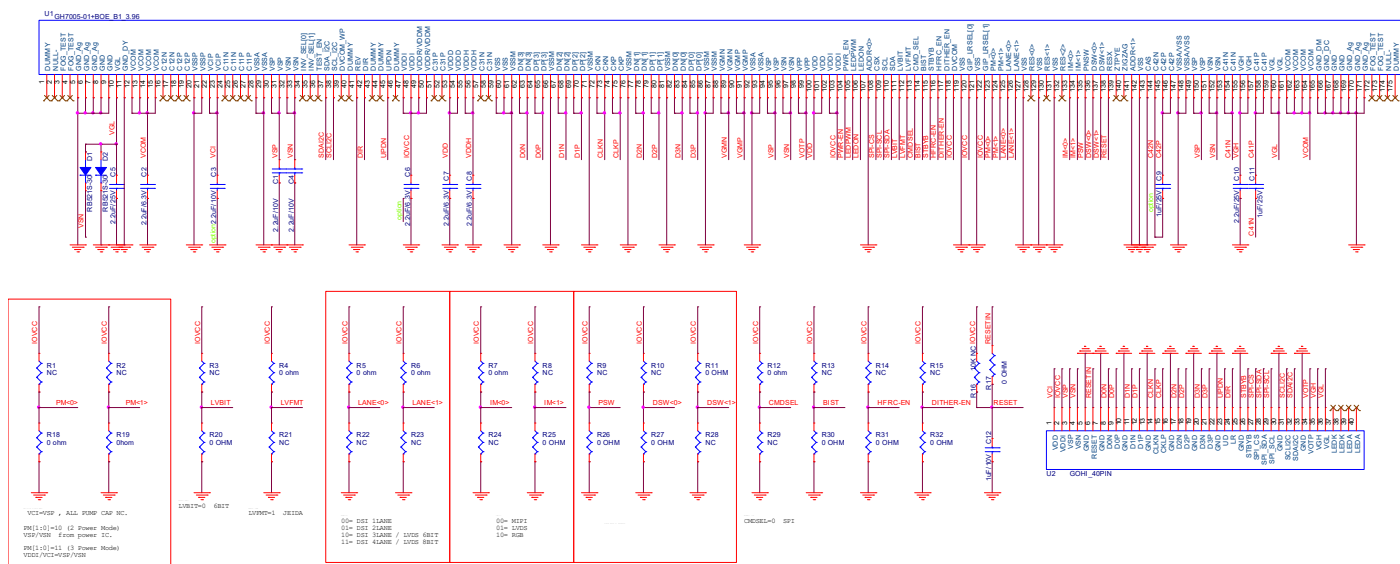
5.2.7 Page B , 常用 ID 设置寄存器功能说明:

addr	B7	B6	B5	B4	B3	B2	B1	B0	default
0x00	id1[7:0]								70h
0x01	id2[7:0]								05h
0x02	id3[7:0]								0ah
0x03	id4[7:0]								70h
0x04	id5[7:0]								05h
0x05	id6[7:0]								0ah
0x06	id7[7:0]								00h
0x07	id8[7:0]								70h
0x08	id9[7:0]								05h
0x09	id10[7:0]								0ah
id1-id3[7:0]: ID 设置; DCS 读 0x04, 默认返回 3byte; 依次返回 id1,id2,id3 的值。									
id4-id7[7:0]: ID 设置; DCS 读 0xA1, 默认返回 5byte; 依次返回 id4,id5,id6,id7,8'hff 的值。									
id8[7:0]: ID 设置; DCS 读 0xDA, 默认返回 1byte。									
id9[7:0]: ID 设置; DCS 读 0xDB, 默认返回 1byte。									
id10[7:0]: ID 设置; DCS 读 0xDC, 默认返回 1byte。									

6.1 总参考电路



6.2 BOE3.96" PV040HDE-N11-1QP0(1280 RGBX720)



7.Reversion History

Version	Date	Description of modification
V0.1	2024-5-17	New Setup